

# アプリケーションマニュアル

Real Time Clock Module

## RTC-9701JE

機種名	製品型番
RTC-9701JE	Q41970171000100

エプソントヨコム株式会社

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

- 1) 本マニュアルの内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
- 2) 本マニュアルの一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
- 3) 本マニュアルに記載された応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の権利（工業所有権を含む）侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。  
また、本カタログによって第三者または弊社の工業所有権の実施権の許諾を行うものではありません。
- 4) 特性表の数値の大小は、数値線上の大小関係で表します。
- 5) 輸出管理について
  - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
  - (2) 大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
- 6) 製品は一般電子機器に使用されることを意図し設計されたものです。  
特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。  
承諾無き場合は如何なる責任も負いかねることがあります。
  - 1 宇宙機器（人工衛星・ロケット等）2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
  - 3 生命維持を目的とした医療機器4 海底中継機器5 発電所制御機器6 防災・防犯装置7 交通用機器
  - 8 その他；1～7と同等の信頼性を必要とする用途
- 7) 製品呼称、識別マークにつきましては順次統合していく予定ですが本マニュアルにおきましては統合前に両社が使用していた呼称、識別マークを継承しています。正式型番、識別マーク等詳細につきましては仕様書等でご確認いただけますようお願いいたします。

本マニュアルに記載されているブランド名または製品名は、それらの所有者の商標もしくは登録商標です。

## 目次

1. 概要	1
2. ブロック図	1
3. 端子説明	2
3.1. 端子配置	2
3.2. 端子機能	2
4. 絶対最大定格	3
5. 推奨動作条件	3
6. 周波数特性	3
7. DC 電気的特性	3
8. AC 電気的特性	4
9. 電圧検出特性	5
9.1. VEX 電圧検出特性	5
9.2. VLF 電圧検出特性	5
10. EEPROM Memory 特性	6
11. レジスタ説明 / 機能説明	7
11.1. レジスタテーブル	7
11.2. RTC 機能説明 ( Address 0-7 )	8
11.3. アラーム機能 及び 各種電圧低下検出機能	9
11.4. タイマー機能 ( /TIRQ )	12
11.5. コントロールレジスタ / フラグレジスタ	14
12. データのリード/ライト	15
12.1. シリアルデータ転送方式	15
12.2. RTC モードのリード/ライト	16
12.3. EEPROM MEMORY のリード/ライト	17
13. 外部接続例	18
14. 外形寸法図 / マーキングレイアウト	19
14.1. 外形寸法図	19
14.2. マーキングレイアウト	19
15. 参考データ	20
16. 使用上の注意事項	21

EEPROM 内蔵シリアルインターフェース RTC

# RTC - 9701 JE

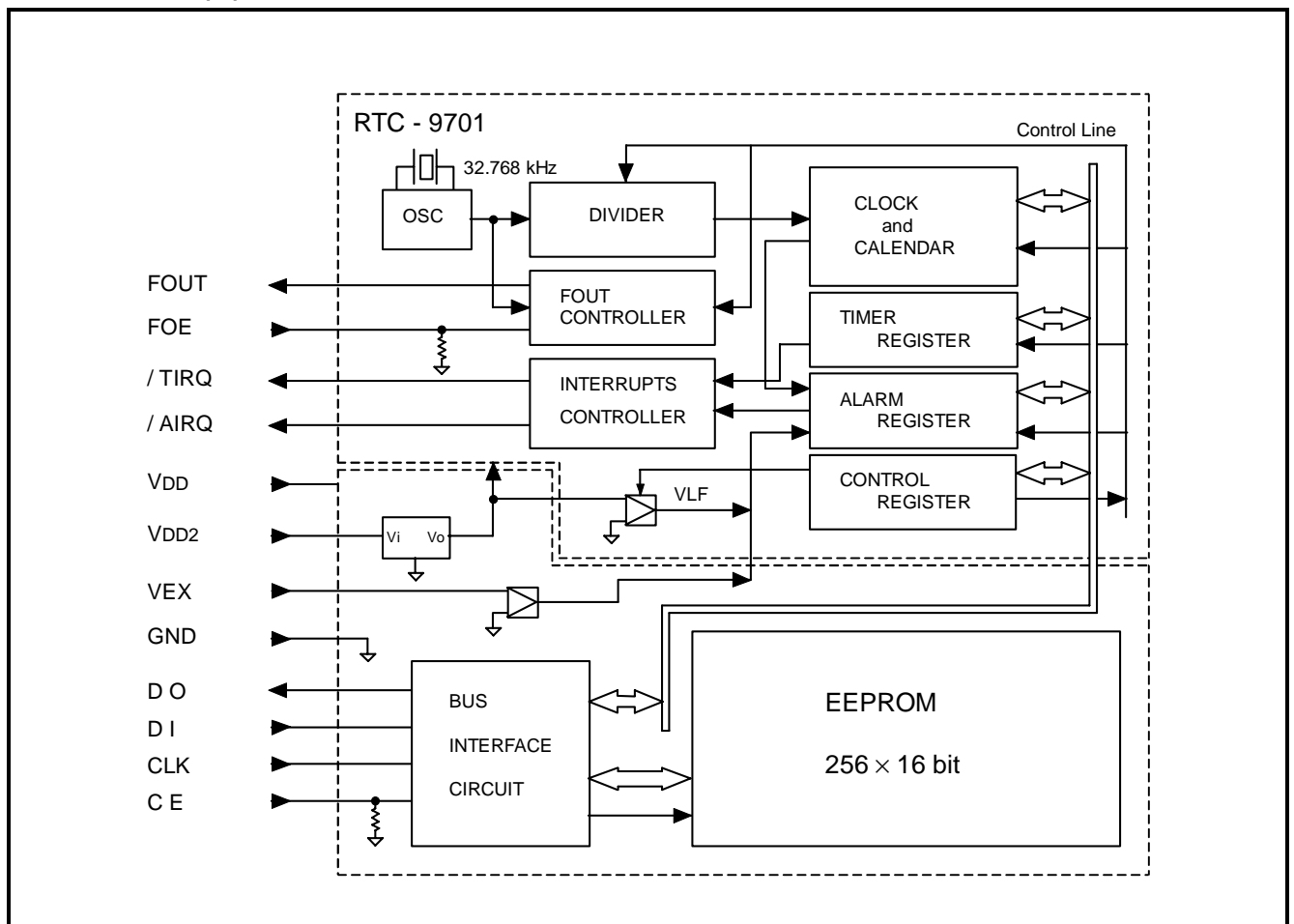
- 周波数調整された 32.768 kHz の水晶振動子を内蔵
- 曜,日,時,分のアラーム割り込み機能
- インターバルタイマ割り込み機能
- 電圧低下アラーム機能
- 時刻更新アラーム機能
- 自動うるう年補正機能
- 電圧検出機能
- 不揮発性メモリ 4 kbit ( 256 × 16 bit )
- 動作電源電圧 ( V<sub>DD</sub> )                    2.7 V ~ 3.6 V
- 計時電源電圧 ( V<sub>DD2</sub> )                    1.8 V ~ 5.5 V
- 低消費電流 0.8 μA / 3 V ( Typ. )        バックアップ時
- 小型パッケージ ( JE : VSOJ-20 pin PKG. )

## 1. 概要

本モジュールは、32.768 kHz の水晶振動子を内蔵した 4 線式(3 線式対応可能)シリアルインターフェース方式の高精度 RTC モジュールです。

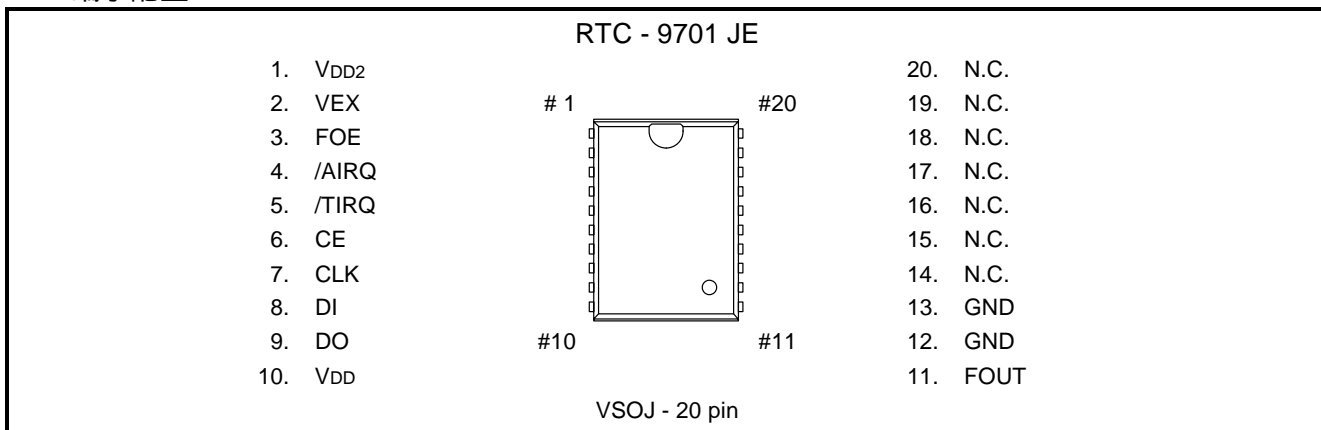
パッケージ内部には 高精度時計回路, 水晶振動子, 32.768 kHz 出力, 不揮発性メモリ, 電圧検出回路, アラーム・タイマーを内蔵した、多機能なシステム IC です。

## 2. ブロック図



### 3. 端子説明

#### 3.1. 端子配置



#### 3.2. 端子機能

端子名	端子番号	I/O <sup>*1</sup>	機能
VDD2 <sup>*2</sup>	1	-	RTC 動作(計時動作等)用の電源端子で、電源のプラス側に接続します。バックアップ時は本端子への電源供給のみで計時動作が可能であり、VDD 端子への電源供給は不要となります。 注) 本端子へは、動作状況にかかわらず 常に電源を供給してください。
VEX <sup>*2</sup>	2	AIN	外部電圧(アナログ電圧)の低下を検出するための入力端子です。 外部電圧低下時は EXF ビットが"1"になります。 注) 本機能は、VDD2 端子に電源供給されている場合にのみ有効です。
FOE	3	I	FOUT 出力コントロール入力端子で、プルダウン抵抗を内蔵しています。FOE 端子が"H"レベル時、FOUT 端子は出力状態になります。また FOE 端子が"L"レベルの場合は FOUT 端子も"L"レベルとなります。
/AIRQ	4	O.D.	アラーム割り込み等の オープンドレイン出力端子です。
/TIRQ	5	O.D.	タイマー割り込み等の オープンドレイン出力端子です。
CE	6	I	チップイネーブル入力端子で、プルダウン抵抗を内蔵しています。CE 端子が"H"レベル時にもみ 本 RTC へのアクセスが可能です。CE 端子が"L"レベル時は、DO 端子はハイインピーダンスとなり また CLK, DI 端子は入力受付禁止になります。
CLK	7	I	シリアルデータ転送のシフトクロック入力端子です。ライトモード時は、CLK 信号の立ち上がりエッジで DI 端子からデータを取り込みます。また リードモード時は、立ち下がりエッジで DO 端子からデータを出します。
DI	8	I	シリアルデータ転送の データ入力端子です。
DO	9	O	シリアルデータ転送の データ出力端子です。
VDD <sup>*2</sup>	10	-	メイン電源用の電源端子で、電源のプラス側に接続します。
FOUT	11	O	32.768 kHz の基準クロック信号を出力します。( CMOS 出力 ) FOE 入力端子によってのみ、FOUT 端子の出力を禁止( "L"レベル )することができます。
GND	12 - 13	-	電源のマイナス側(グラウンド)に接続します。
N.C.	14 - 20	-	OPEN もしくは、GND または VDD と接続してください。

\*1) I ; CMOS Input O ; CMOS Output AIN ; Analog Input O.D. ; Open Drain Output

\*2) VDD-GND, VDD2-GND, VEX-GND 間の直近に、0.1 μF 以上のパコンを 必ずそれぞれの間に接続してください。

4. 絶対最大定格

GND = 0 V

項目	記号	条件	定格値	単位
電源電圧	VDD, VDD2	VDD-GND 間, VDD2-GND 間	-0.3 ~ +6.0	V
入力電圧	VIN	入力端子	GND-0.3 ~ VDD+0.3	V
	VAIN	VEX 端子	-0.3 ~ +6.0	V
出力電圧	VOUT	/ AIRQ, / TIRQ, FOUT, DO 端子	GND-0.3 ~ VDD+0.3	V
保存温度	TSTG	梱包状態を除く 単品での保存	-55 ~ +125	°C

5. 推奨動作条件

GND = 0 V

項目	記号	条件	範囲	単位
動作電源電圧	VDD	VDD 端子	2.7 ~ 3.6	V
計時電源電圧	VDD2	VDD2 端子	1.8 ~ 5.5	V
アナログ電源電圧	VEX	VEX 端子	1.4 ~ 5.5	V
動作温度範囲	TOPR	結露無きこと	-40 ~ +85	V

6. 周波数特性

GND = 0 V

項目	記号	条件	規格	単位
周波数精度 / 時計精度	$\Delta f / f_0$	Ta = +25 °C VDD2 = 3.0 V	5 ± 23 (*1)	× 10 <sup>-6</sup>
周波数電圧特性	f / V	Ta = +25 °C VDD2 = 1.8 V ~ 5.5 V	± 2 Max.	× 10 <sup>-6</sup> / V
周波数温度特性	Top	Ta = -20 °C ~ +70 °C, VDD = 3.0 V; +25 °C 基準	+10 / -120	× 10 <sup>-6</sup>
発振開始時間	tSTA	Ta = +25 °C VDD = 3.0 V	3 Max.	s
エージング	fa	Ta = +25 °C VDD = 3.0 V; 初年度	± 5 Max.	× 10 <sup>-6</sup> / year

\*1) 月差 1 分相当。(オフセット値を除く)

7. DC 電気的特性

特記無き場合、VDD = 2.7 V ~ 3.6 V, VDD2 = 1.8 V ~ 5.5 V

GND = 0 V, Ta = -40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
VDD 消費電流	IDD1	VDD = 3.0V FOUT; 出力 OFF (OFF 時 "L")		0.2	3.0	μA
	IDD2	VDD = 3.0V FOUT; 32.768 kHz 出力 ON, CL= 0 pF		1.0	3.5	
VDD2 消費電流	IBK1	VDD2 = 3.0V FOUT; 出力 OFF (OFF 時 "L")		0.8	1.0	μA
	IBK2	VDD2 = 3.0V FOUT; 32.768 kHz 出力 ON, CL= 0 pF		0.8	1.0	
"H" 入力電圧	VIH	CE, CLK, DI, FOE 端子	0.8VDD		VDD	V
"L" 入力電圧	VIL	CE, CLK, DI, FOE 端子	0		0.2VDD	V
"H" 出力電圧	VOH1	FOUT 端子	IOH = -1 mA	VDD-0.4	VDD	V
	VOH2	DO 端子	IOH = -1 mA	VDD-0.4	VDD	
"L" 出力電圧	VOL1	FOUT 端子	IOL = 1 mA	GND	GND+0.4	V
	VOL2	DO 端子	IOL = 1 mA	GND	GND+0.4	
	VOL3	/AIRQ, /TIRQ 端子	IOL = 2 mA	GND	GND+0.4	
入力抵抗	RDOWN	CE, FOE 端子	75		600	kΩ
入力リーク電流	ILK	CE, CLK, DI, FOE 端子	VIN = VDD or GND	-0.5	0.5	μA
出力リーク電流	Ioz	DO, /AIRQ, /TIRQ, FOUT 端子	VOUT = VDD or GND	-0.5	0.5	μA



## 9. 電圧検出特性

### 9.1. VEX 電圧検出特性

特記無き場合、VDD = 2.7 V ~ 3.6 V , VDD2 = 1.8 V ~ 5.5 V  
GND = 0 V , Ta = -40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
消費電流	I <sub>DDVEX</sub>	VEX = 3.0 V	10	20	40	μA
検出回路動作電圧	VEX	VEX 端子	2.3	2.5	2.7	V
ヒステリシス電圧	VHYS		70	120	170	mV
Low Active 下限電圧	VACT	I <sub>OL</sub> = 1 mA , V <sub>OL</sub> = 0.4 V	1.4			V

注 ) VEX-GND 間の直近に、0.1μF 以上のパコンを 必ず接続してください。

### 9.2. VLF 電圧検出特性

特記無き場合、VDD = 2.7 V ~ 3.6 V , VDD2 = 1.8 V ~ 5.5 V  
GND = 0 V , Ta = -40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
消費電流	I <sub>DDVLF</sub>	VLF 常時 enable	3	10	30	μA
検出回路動作電圧	VLF	VDD2 端子	1.4	1.8	2.2	V





## 11. レジスタ説明 / 機能説明

### 11.1. レジスタテーブル

#### 11.1.1. RTC レジスタテーブル ( RTC モード時 )

Add ress	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
0	SEC	○ <sup>*1</sup>	S40	S20	S10	S8	S4	S2	S1	R/W	BCD 表記
1	MIN	○	M40	M20	M10	M8	M4	M2	M1	R/W	BCD 表記
2	HOUR	○	○	H20	H10	H8	H4	H2	H1	R/W	BCD 表記
3	WEEK	○	W6	W5	W4	W3	W2	W1	W0	R/W	2 <sup>n</sup> 表記
4	DAY	○	○	D20	D10	D8	D4	D2	D1	R/W	BCD 表記
5	MONTH	○	○	○	C10	C8	C4	C2	C1	R/W	BCD 表記
6	YEAR	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	R/W	BCD 表記
7	Y100 <sup>*2</sup>	0	0	1	0	0	0	0	0	R	20 固定 (BCD)
8	MIN Alarm	AE	MA40	MA20	MA10	MA8	MA4	MA2	MA1	R/W	BCD 表記
9	HOUR Alarm	AE	○	HA20	HA10	HA8	HA4	HA2	HA1	R/W	BCD 表記
A	WEEK Alarm	AE	WA6	WA5	WA4	WA3	WA2	WA1	WA0	R/W	WADA=0
	DAY Alarm		○	DA20	DA10	DA8	DA4	DA2	DA1		WADA=1
B	Reserved <sup>*3</sup>	Reserved								R/W 禁止	R/W 禁止
C	Interval Timer	TDUTY	CT6	CT5	CT4	CT3	CT2	CT1	CT0	R/W	-
D	Extension Reg.	TEST <sup>*4</sup>	WADA	UDUTY	USEL	○	○	TSEL1	TSEL0	R/W	-
E	Flag Reg. <sup>*5</sup>	VLF2	○	UF	TF	AF	EXF	VLF	○	R/W	-
F	Control Reg.	○	○	UIE	TIE	AIE	EXIE	VLIE	○	R/W	-

注 1) 初期電源投入時のレジスタの値は不定ですので、必ず初期設定を実施してから使用してください。  
その際、日付・時間として有り得ないデータの設定はしないでください。その場合の計時動作は保証出来ません。

注 2) 以下についても ご注意下さい。

- \*1. "○"はデータ書き込み時"0"にてご使用ください。
- \*2. リードオンリービット(固定)ですので、書き換えることはできません。
- \*3. 弊社設定用レジスタです。リード/ライトはしないでください。
- \*4. TEST ビットは弊社テスト用ビットです。必ず"0"にしてご使用ください。
- \*5. フラグレジスタは、"0"をセットすることでクリアできます。("0"の状態から"1"へセットすることはできません。)

#### 11.1.2. EEPROM Memory テーブル ( EEPROM Memory モード時 )

Segment	Address	Data														Comments
		dF	dE	dD	dC	dB	dA	d9	d8	d7	d6	d5	d4	d3	d2	
0	00	User Memory														4 kbit ( 256 × 16 bit )
	⋮															
	FF															

11.2. RTC 機能説明 ( Address 0~7 )

時刻・カレンダーは秒・分・時・曜・日・月・年・100年( SEC, MIN, HOUR, WEEK, DAY, MONTH, YEAR, Y100 )から構成されています。

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
0	SEC	○	S40	S20	S10	S8	S4	S2	S1	R/W	BCD表記
1	MIN	○	M40	M20	M10	M8	M4	M2	M1	R/W	BCD表記
2	HOUR	○	○	H20	H10	H8	H4	H2	H1	R/W	BCD表記
3	WEEK	○	W6	W5	W4	W3	W2	W1	W0	R/W	2 <sup>n</sup> 表記
4	DAY	○	○	D20	D10	D8	D4	D2	D1	R/W	BCD表記
5	MONTH	○	○	○	C10	C8	C4	C2	C1	R/W	BCD表記
6	YEAR	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	R/W	BCD表記
7	Y100	0	0	1	0	0	0	0	0	R	20固定(BCD)

11.2.1. 秒・分レジスタ(Address 0,1)

00~59 までの 60 進 BCD カウンタです。

下位レジスタからの桁上げタイミングでインクリメントされ、59 00 のタイミングで上位レジスタに桁上げが発生します。(正しくない値(ex. 65)がセットされた場合、インクリメント時に 00 にクリアされ、上位レジスタに桁上げが発生する場合があります。)

秒データに書き込みをした場合は、秒以下のカウンタもクリアされます。クリアされるタイミングは D0 データを CLK でデータラッチした直後に行われます。

11.2.2. 時レジスタ(Address 2)

24 進 BCD カウンタ(24 時間制)です。

分レジスタからの桁上げタイミングでインクリメントされ、23→00 のタイミングで曜レジスタと日レジスタに桁上げが発生します。

	24h 制											
a.m.	00	01	02	03	04	05	06	07	08	09	10	11
p.m.	12	13	14	15	16	17	18	19	20	21	22	23

11.2.3. 曜レジスタ(Address 3)

曜レジスタは 0 ~ 6 の 7 進カウンタです。時レジスタからの桁上げでインクリメントされます。このレジスタは上位のレジスタへ桁上げ動作はしません。また、年・月・日と連動していませんので、これらのレジスタを変更した場合は、対応した曜データをセットする必要があります。このレジスタはアラーム設定と同じ 2<sup>n</sup> 形式です。

曜	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
	W6	W5	W4	W3	W2	W1	W0	
日	○	0	0	0	0	0	0	1
月	○	0	0	0	0	0	1	0
火	○	0	0	0	0	1	0	0
水	○	0	0	0	1	0	0	0
木	○	0	0	1	0	0	0	0
金	○	0	1	0	0	0	0	0
土	○	1	0	0	0	0	0	0

同時に複数のビットに"1"を書くことはできませんので ご注意ください

11.2.4. 日・月レジスタ(Address 4,5)

日レジスタは、月・うるう年に連動した可変型の 28 ~ 31 進 BCD カウンタです。下位レジスタからの桁上げでインクリメントされます。(正しくない日・月が設定されたときは、インクリメント時にレジスタの内容は 01 にセットされ、上位レジスタに桁上げが発生する場合があります。)

- 日レジスタ：01~28 or 29 or 30 or 31 ( 月・うるう年による )
- 月レジスタ：01~12

		1月	2月	3月	4月	5月	6月	7月	8月	9月	10月	11月	12月
日	通常年	31	28	31	30	31	30	31	31	30	31	30	31
	うるう年		29										

11.2.5. 年レジスタ(Address 6,7)

2000~2099 年までの BCD カウンタです。年レジスタを拡張していますので、ダイレクトに西暦表示が可能です。また、うるう年 を自動判定し、日レジスタに反映されます。

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
6	YEAR	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	R/W	BCD表記
7	Y100	0	0	1	0	0	0	0	0	R	20固定(BCD)

注) うるう年は 4 で割り切れる年(ただし、100の倍数は除き、400の倍数は含む)です。

11.3. アラーム機能 及び 各種電圧低下検出機能

時刻一致・電圧低下・発振停止の状態をイベントフラグ(AF, EXF, VLF, VLF2)の状態で知ることができます。これらのレジスタは、"0"でクリアするまでデータ保持されます。また、各イベント(VLF2を除く)が発生したときに/AIRQに出力することもできますので、ホストにインタラプト要求をすることが可能です。

初期電源投入時はレジスタの値が不定のため、/AIRQ 端子から出力(Active Low)する場合があります。必ず初期設定を実施してから使用してください。

11.3.1. 時刻アラーム (Address 8-A)

11.3.1.1. 時刻アラーム説明 1

分・時・曜(or日)アラームの該当するレジスタが時刻と一致(桁上げ発生から7.8125ms後に比較)したときに、アラーム一致フラグ(AF)が"1"になります。このとき、AIE(Alarm Interrupt Enable)端子がイネーブル("1")であった場合、/AIRQ(Alarm Interrupt Request)端子から出力します。

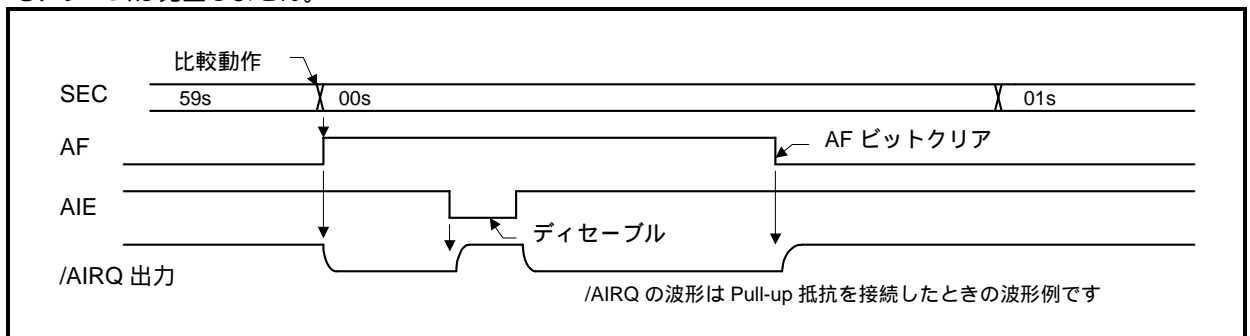
各アラームレジスタはbit7のAEビット(Alarm Enable Don't care bit)で毎時・毎日アラームの設定と曜アラーム(Week Alarm)に複数の曜日(ex. 土曜日と日曜日)が設定可能です。曜アラーム(WEEK Alarm)と日アラーム(Day Alarm)の変更はWADAレジスタで設定できます。

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
8	MIN Alarm	AE	MA40	MA20	MA10	MA8	MA4	MA2	MA1	R/W	BCD表記
9	HOUR Alarm	AE	○	HA20	HA10	HA8	HA4	HA2	HA1	R/W	BCD表記
A	WEEK Alarm	AE	WA6	WA5	WA4	WA3	WA2	WA1	WA0	R/W	WADA=0
	DAY Alarm		○	DA20	DA10	DA8	DA4	DA2	DA1		WADA=1
D	Extension Reg.		WADA							R/W	-
E	Flag Reg.					AF				R/W	-
F	Control Reg.					AIE				R/W	-

Reg.	bit data	内容	Comments
AE	0	該当レジスタを比較する	負論理となっていますので ご注意ください。
	1	該当レジスタを比較しない(don't care)	
AIE	0	/AIRQ 出力禁止	
	1	/AIRQ 出力(アラーム割り込み有効)	
AF	0	アラーム不一致	-
	1	アラーム一致を検出	"0"をライトするまで保持します。
WADA	0	WEEK Alarm に設定	
	1	DAY Alarm に設定	

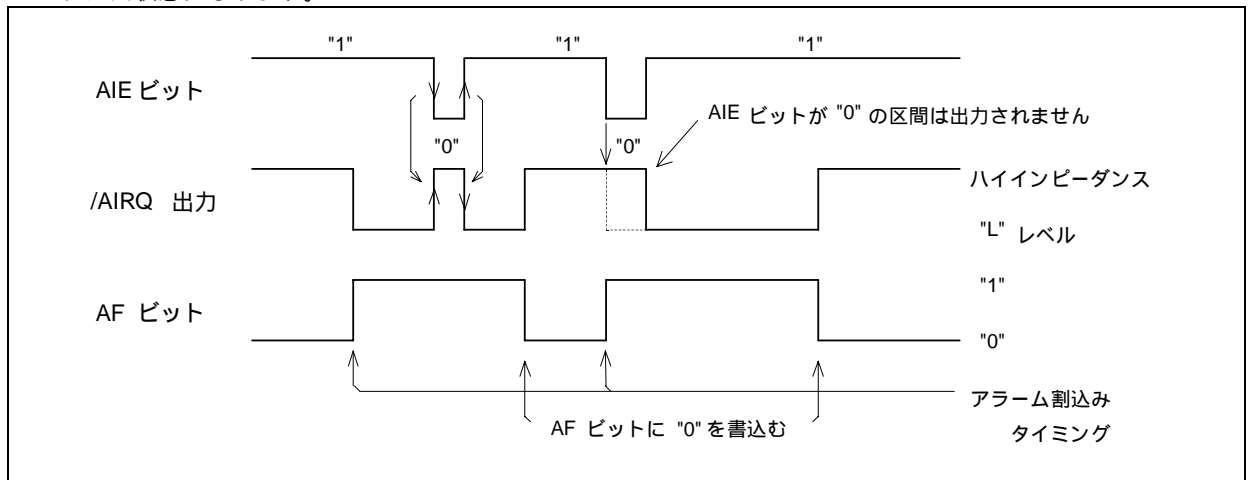
アラームレジスタ書き込み時は誤動作防止のため比較処理を禁止しますので、桁上げ発生から7.8125msの間にアラームレジスタに書き込みを行った場合はアラーム機能は働きません。

比較動作は桁上げ動作時(AEビットがイネーブルとなっている一番低い桁の間隔)に行われます。現時刻と一致するデータの時にAFビットをクリアしてもアラームは発生しません。また現在の時刻をアラームに設定した場合もアラームは発生しません。



## 11.3.1.2. 時刻アラーム説明 2

アラームが一致時に、AIE=1 の場合は/AIRQ 端子は"L"出力となり、AIE = 0 の場合は/AIRQ 端子はハイインピーダンス状態になります。



## 1) 使用方法

曜、日、時、分について設定できます。曜日は一度に複数の曜日が設定可能です。曜アラーム( WEEK Alarm )と日アラーム( DAY Alarm )の変更は WADA レジスタで設定できます。

アラーム設定中の不要なハードウェア割り込みを避けるために、最初に AF ビット 及び AIE ビットを共に"0"にすることを推奨します。

その後アラームデータを設定し、アラーム回路の確実な初期化のために、一旦 AF フラグをゼロクリアしてください。その後 AIE ビットを"1"にしてください。ハードウェア割り込みを一切使用したくない場合は AIE ビットを"0"にして、AF ビットを必要に応じてソフトにてモニターしてください。

## 2) 使用例

a) 明日の午後 6 時にアラームを出す(WADA レジスタにより WEEK Alarm を選択した場合)。

- AIE ビットに"0"、AF ビットに"0"をライト。
- WADA レジスタに"0"をライト(WEEK Alarm を選択)。
- WEEK/DAY Alarm レジスタの AE ビットに"1"をライト。
- WEEK Alarm レジスタに取得した現在の曜日から 1 ビット左シフトしたデータをライト。  
(ビット 6 が"1"(土曜)の場合は"01h"(日曜)をライトする。)
- HOUR Alarm レジスタに"18h"をライト。
- MIN Alarm レジスタに"00h"をライト。
- AF ビットをゼロクリア。
- AIE ビットに"1"をライト。

b) 日曜と土曜日以外の毎朝 6 時にアラームを出す。

- AIE ビットに"0"、AF ビットに"0"をライト。
- WADA レジスタに"0"をライト(WEEK Alarm を選択)
- WEEK Alarm レジスタに"3Eh"をライト
- HOUR Alarm レジスタに"06h"をライト。
- MIN Alarm レジスタに"00h"をライト
- AF ビットをゼロクリア。
- AIE ビットに"1"をライト。

11.3.2. 各種電圧低下検出機能

11.3.2.1. VEX 電圧低下アラーム ( EXF )

他の電源と独立した電圧検出回路でVEX電圧を常時監視することができます。

電圧が低下(VEX[V]以下)した場合、EXF( VDD Low alarm Flag )ビットが"1"となり、/AIRQ(Interrupt Request ) は Active Lowになります。 この状態は電圧が復帰してもEXFをクリアするまで保持したままとなります。 この回路は高精度な電圧監視が常時できますが、電流を消費しますので、ご注意ください。

主な用途として、メイン電池 ( 主電源用 ) の電圧監視として使用します。

Reg.	bit data	内容	Comments
EXIE	0	VEX 電圧監視回路 OFF	
	1	VEX 電圧監視回路 ON(常時)	
EXF		Read 時"1" : VEX 電圧以下の検出を示す	"0"をライトするまで保持します

11.3.2.2. VDD2 電圧低下アラーム ( VLF )

VLIEビットがイネーブルの場合、VDD2の電圧を10秒に1回の頻度で監視します。 このとき、電圧が低下(VLOW以下)した場合、VLF(VDD2 Low alarm Flag) が"1"となり、/AIRQ(Interrupt Request) はActive Lowになります。

この状態はVLFをクリアするまで保持したままとなります。 この回路はVLIEビットがディセーブルのときは、消費電流が最小限に抑えられますが、電圧監視用回路は動作しません。

VLFは10秒以内の一時的な電圧低下が発生すると、検出できない場合がありますのでご注意ください。

Reg.	bit data	内容	Comments
VLIE	0	/AIRQ 出力禁止	VDD2 電圧監視回路 OFF
	1	/AIRQ 出力	VDD2 電圧監視回路 ON(10 秒に 1 回)
VLF		Read 時"1" : VDD2 電圧が VLF[V]以下を検出	"0"をライトするまで保持します

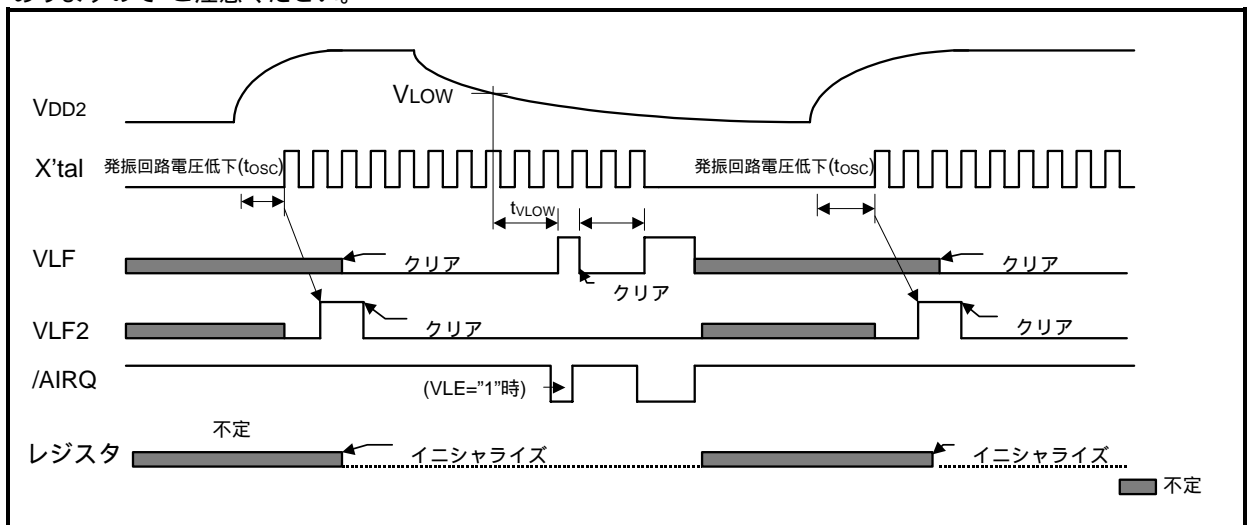
11.3.2.3.. 発振回路電圧低下フラグ ( VLF2 )

発振回路電圧の低下を検出する為の機能です。

以前に発振回路電圧が低下した場合、VLF2 が"1"となります。( VLF2 機能で/AIRQ は動作しません )

VLF2 が"1"の時は EEPROM memory を除く全てのレジスタは不定となりますので、必ず初期設定をしてください。

また、VLF2 は 発振回路電圧低下検出時間(Tosc)内の瞬間的な電圧低下が発生した場合は検出できない場合がありますので ご注意ください。



11.4. タイマー機能 ( /TIRQ )

初期電源投入時はレジスタの値が不定のため、/TIRQ 端子から出力 ( Active Low ) する場合があります。必ず初期設定を実施してから使用してください。

11.4.1.1. 可変インターバルタイマ

インターバル期間とDutyが設定可能なインターバルタイマです。/TIRQはTFをクリアするか、DUTY期間が経過したときに解除"0"となります。 TFはクリアするまで保持したままとなります。

DutyをONにすることで、Pull-up抵抗の消費電流を最小限にコントロールでき、スタンバイ時の間欠動作のトリガロックといった、多目的な使用が可能となります。 ソースクロック源はカウント開始タイミングと非同期で動作している関係上、初回の周期に誤差が発生しますので、ご注意ください。 次回のサイクルから所定の周期が得られます。 初回周期の誤差については11.4.1.2.項をご参照ください。

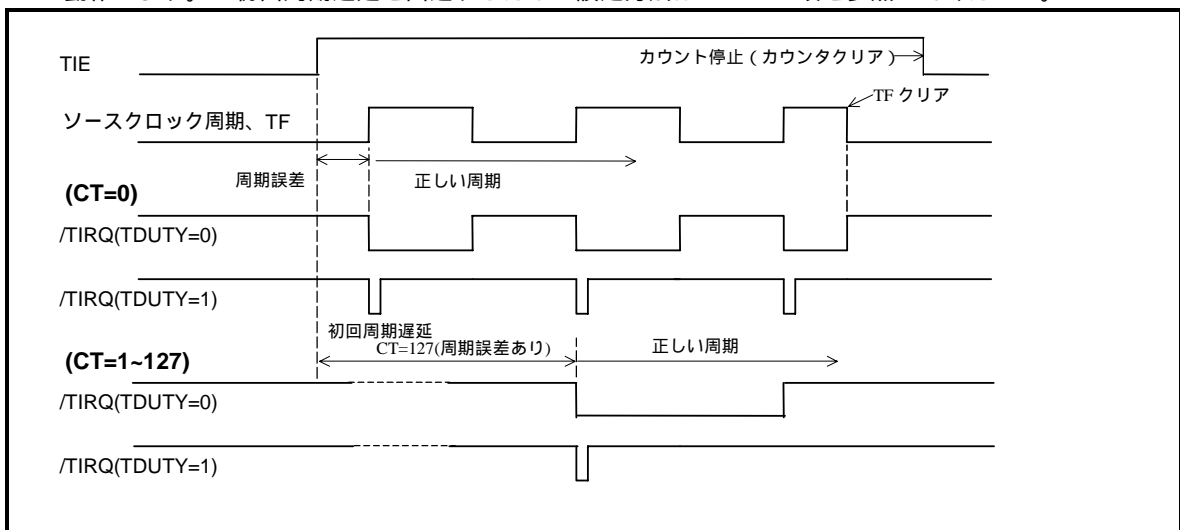
Addr ess	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
C	Interval Timer	TDUTY	CT6	CT5	CT4	CT3	CT2	CT1	CT0	R/W	
D	Extension Reg.							TSEL1	TSEL0	R/W	
E	Flag Reg.				TF					R/W	
F	Control Reg.				TIE					R/W	

Reg.	内容						Comments
TIE	0 : /TIRQ 出力禁止 1 : /TIRQ 出力 ( インターバルタイマ割り込み有効 )						
TF	0 : /TIRQ = Hi-z 1 : /TIRQ = Active Low						/TIRQ の逆論理
ソースクロック設定	TSEL1	TSEL0	クロック	Min. ( CT = 00 hex )	Max. ( CT = 7F hex )	単位	
	0	0	1024 Hz	1/1024	128/1024	s	Duty 設定はしないでください。
	0	1	64 Hz	1/64	2	s	TDUTY = 0
	1	0	1 Hz	1	128	s	( Duty = 50 % )
	1	1	1 min	1	128	min	
	1	0	2 Hz	1/2	64	s	TDUTY = 1 ( Low 幅 : 7.8125 ms )
1	1	1 min	1	128	min	TDUTY = 1 ( Low 幅 : 3.90625 ms )	

11.4.1.2. 可変インターバルタイマの使用方法

ソースクロック設定・インターバルタイマ設定の後に TIE="0" ->"1" セットした場合、初回の周期は所定の周期で動作しませんのでご注意ください。

- ・ CT 値=0 を設定した場合は、ソースクロック内の周期誤差の後、所定の周期で出力します。
- ・ CT 値=1~127 を設定した場合は、初回に CT=127 の周期でインターバルタイマが一周してから、所定の周期で動作します。 初回周期遅延を回避するための設定方法は 11.4.1.3.項を参照してください。



11.4.1.3. 初回周期遅延を回避するための設定手順 (CT=1~128 で使用する場合)

TIE = "1"セット後に CT 値を再セットすることで、CT 値再セット後から任意に設定した周期で出力します。

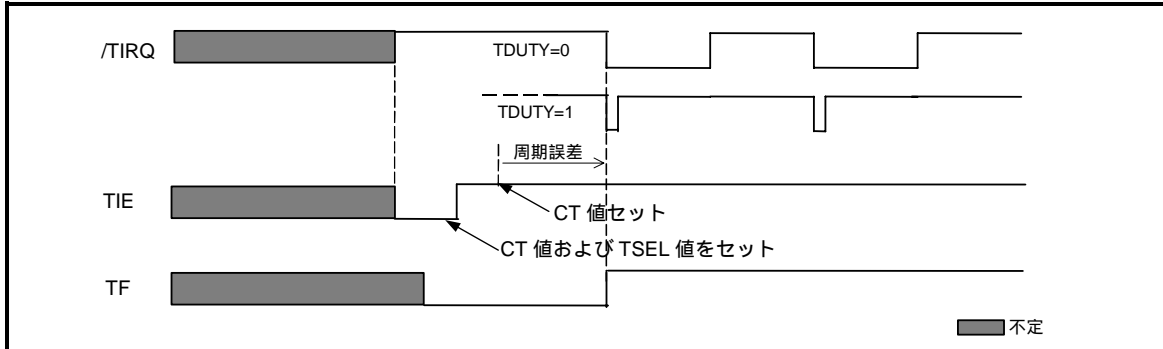
TIE="0"により/TIRQ 出力解除

TF="0"でフラグをクリア

CT 値および TSEL 値セット(電源投入時等で CT=0 になっていた場合、CT 値をセット(0 以外)しないと TIE="1"セット直後に TIRQ が出力される場合があります。)

TIE="1"セット

初回周期遅延の回避のため CT 値を再セット



11.4.2. 時刻更新割り込み

秒または分の時刻更新後にタイマー割り込み(/TIRQ)を発生します。/TIRQはUFを解除するか、DUTY期間が経過したときに解除となります。UFはクリアするまで保持したままとなります。

UDUTYをONにすることで、Pull-up抵抗の消費電流を最小限にコントロールできます。

Addr	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
D	Extension Reg.			UDUTY	USEL					R/W	
E	Flag Reg.			UF	TF					R/W	
F	Control Reg.			UIE	TIE					R/W	

Reg.	bit data	内容	Comments
UIE	0	/TIRQ 出力禁止	-
	1	/TIRQ 出力	Default 値
UF	0	-	-
	1	時刻更新が発生した	-
USEL	0	1s 割り込み( 1s キャリー発生時 )	-
	1	1min 割り込み( 00s 時 )	Default 値
UDUTY	0	50 % DUTY	-
	1	7.8125 ms or 3.90625 ms ( Low 幅 )	Default 値



## 11.5. コントロールレジスタ / フラグレジスタ

Addr	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	R/W	Comments
D	Extension Reg.	TEST	WADA	UDUTY	USEL	○	○	TSEL1	TSEL0	R/W	
E	Flag Reg.	VLF2	○	UF	TF	AF	EXF	VLF	○	R/W	
F	Control Reg.	○	○	UIE	TIE	AIE	EXIE	VLIE	○	R/W	

## 11.5.1. コントロールレジスタ

- TEST  
弊社のテスト用のビットです。必ず"0"を設定してください。
- WADA  
WEEK / DAY アラームの設定ビットです。詳細は時刻アラーム[11.3.1.項]を参照。
- UDUTY, USEL, UIE  
時刻更新割り込みビットです。詳細は時刻更新割り込み[11.4.2.項]を参照。
- TSEL  
タイマーのソースクロック設定ビットです。詳細はタイマー機能(/TIRQ)可変インターバルタイマ [11.4.1. 項]を参照。
- EXIE  
VEX 電圧低下検出回路のイネーブルビットです。詳細は VEX 電圧低下アラーム[11.3.2.1.項]を参照。
- VLIE  
VDD2 電圧低下検出回路のイネーブルビットです。詳細は VDD2 電圧低下アラーム[11.3.2.2.項]を参照。
- TIE  
タイマーのイネーブルビットです。詳細はタイマー機能(/TIRQ)可変インターバルタイマ[11.4.1.1.項]を参照。
- AIE  
時刻アラームのイネーブルビットです。詳細は時刻アラーム[11.3.1.項]を参照。

## 11.5.2. Flag レジスタ

各イベント( アラーム、インターバルタイマ )が発生すると"1"が設定され、"0"をセットすることでクリアできます。

- VLF2  
このフラグは発振回路電圧低下を記録しているビットです。詳細は発振回路電圧低下フラグ (VLF2)[11.3.2.3. 項]を参照。
- UF  
時刻更新発生すると"1"になります。詳細は時刻更新割り込み[11.4.2.項]を参照。
- TF  
インターバルタイマ時に、/IRQ の Negative Edge と同時に"1"が設定されます。詳細は可変インターバルタイマ[11.4.1.1.項]を参照。
- EXF  
VEX 電圧低下が発生すると"1"になります。詳細は VEX 電圧低下アラーム[11.3.2.1.項]を参照。
- VLF  
VDD2 電圧低下が発生すると"1"になります。詳細は VDD2 電圧低下アラーム[11.3.2.2.項]を参照。
- AF  
時刻一致アラームが発生すると"1"になります。詳細は時刻アラーム[11.3.1.項]を参照。

## 12. データのリード/ライト

### 12.1. シリアルデータ転送方式

4線式(3線式)のシリアルデータの転送方式です。転送順は mode→address→data の順に MSB First で転送されます。先頭の 4bit でモードを決定( mode field )し、それ以降の各フィールド( address data )のデータ長が決まります。

#### 12.1.1. モードフィールド

- 先頭の4 bitでモードを決定します。

モードフィールド		m3	m2	m1	m0
		Read/Write	Reserved	BANK Reg.	
Data bit	0	0 : Write	0 *	00 : RTC mode 01 : Reserved	
	1	1 : Read	0 *	10 : EEPROM Memory 11 : Reserved	

\*) m2 は必ず 0 にしてください。

#### 12.1.2. アドレスフィールド・データフィールド

- RTC ( m1 bit = 0 )

モードフィールド	m3	m2	m1	m0				
アドレスフィールド	a3	a2	a1	a0				
データフィールド	d7	d6	d5	d4	d3	d2	d1	d0

- EEPROM Memoryモード ( m1 bit = 1 )

モードフィールド	m3	m2	m1	m0				
アドレスフィールド	seg3	seg2	seg1	a7				
データフィールド	a6	a5	a4	a3	a2	a1	a0	0
	dF	dE	dD	dC	dB	dA	d9	d8
	d7	d6	d5	d4	d3	d2	d1	d0

注) Segment bit(seg3-1)はメモリ拡張用ですので、"0"を書いてください。

12.2. RTC モードのリード/ライト

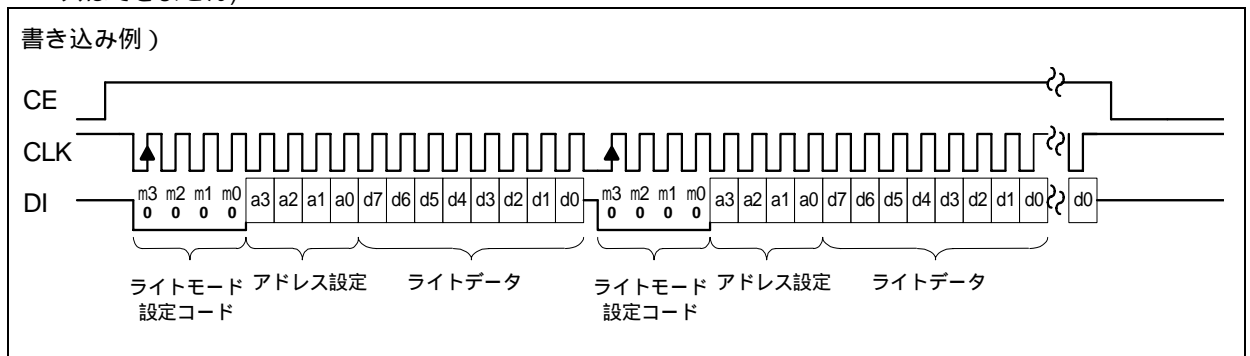
書き込み/読み出し共に、CE 入力の立ち上がり後、4 ビットのモード設定、続いて 4 ビットのアドレス指定をおこない、その後は 8 ビット単位でのデータ R/W をおこないます。

8 ビット単位のデータ入力が未完で CE 入力を立ち下げた場合、CE 入力立ち下がった時点の 8 ビットの書き込みデータは無視されます。(それ以前のデータは不定です)

書き込み読み出し共に、MSB ファーストです。

12.2.1. RTC モードの書き込み(Cycle mode)

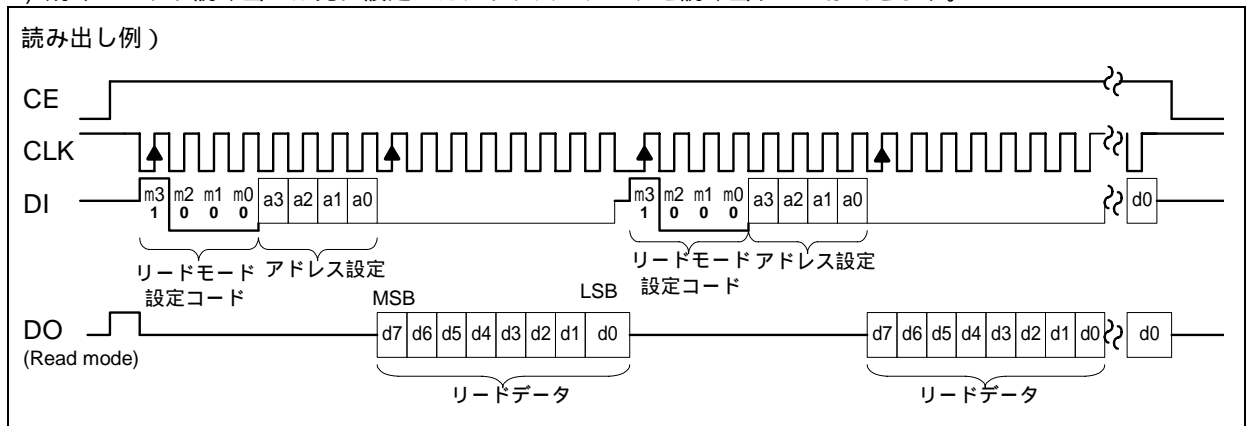
- 1) CE 入力立ち上がり後の最初の 4 ビットはライトモードを示す"1"とし、次の 4 ビットに書き込みたいアドレスを設定します。続く 8 ビットでデータが書き込まれます
- 2) サイクルモードは RTC モードのみ使用することができます。データを連続してリード・ライトできるので、時刻のデータリードやフラグのオーバーライト(リード・ライト)に便利です。(1 秒以上の連続アクセスはできません)



注) データ転送中に EEPROM Memory mode へ変更することはできません。

12.2.2. RTC モードの読み出し

- 1) CE 入力立ち上がり後の最初の 4 ビットはリードモードを示す"8"とし、次の 4 ビットに読み出したいアドレスをセットします。
- 2) 続く 8 ビット読み出しは先に設定したアドレスのデータを読み出すことができます。



12.2.3. モード別 書き込み/読み出し設定コード

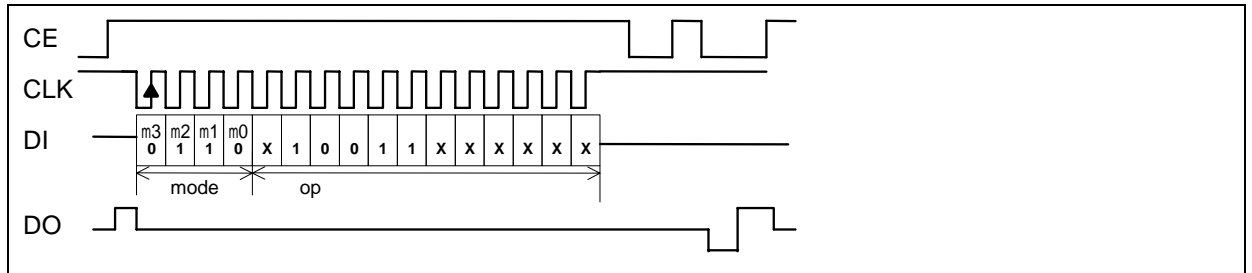
Mode	RTC
Write	0 h
Read	8 h

注) モード設定コード部に上記以外を設定しないでください。

### 12.3. EEPROM MEMORY のリード/ライト

#### 12.3.1. Write Enable mode (EWEN)

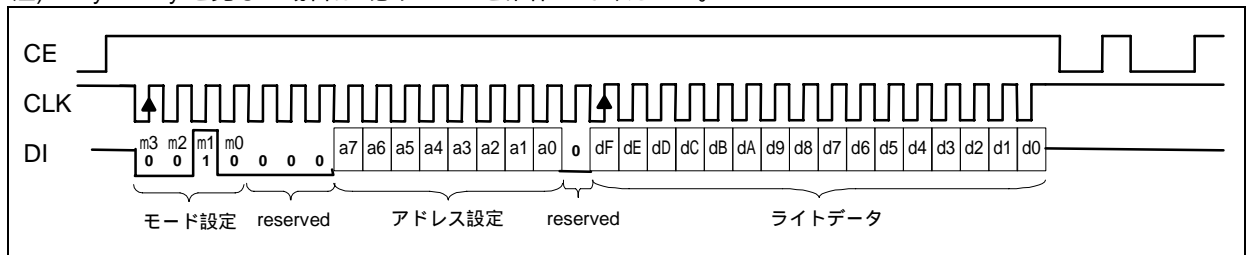
- 1) 電源立ち上げ時には必ず一回実行してください。
- 2) Busy 中にデータを転送した場合、Write Enable mode が解除される場合があります。その場合はもう一度 Write Enable mode を実行してください。



#### 12.3.2. EEPROM MEMORY の書き込み

- 1) 電源立ち上げ時に Write Enable mode に設定します(Write Enable mode[12.3.1.項]を参照)。
- 2) CE 入力の立ち上がり後、モードフィールド(4 ビット)でモード設定し、続いてのアドレスフィールドの segment bit(3 ビット)はメモリ拡張用なので必ず"0" を設定してください。次の 8 ビットでアドレスを設定し、続く 1 ビットは"0"を設定してください。データフィールドで書き込むデータを設定してください。

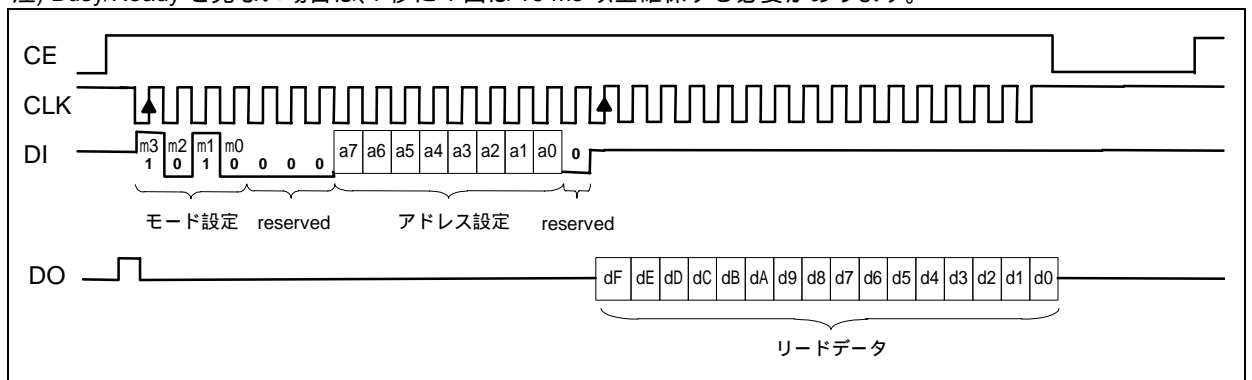
注) Busy/Ready を見ない場合は 必ず tWNV を確保してください。



#### 12.3.3. EEPROM MEMORY の読み出し

- 1) アドレスセットした後にデータを転送することができます。このモードはEEPROMのみ使用することができます。
- 2) CE 入力の立ち上がり後、モードフィールド(4 ビット)でモード設定し、続いてのアドレスフィールドの segment bit(3 ビット)はメモリ拡張用なので必ず"0" を設定してください。次の 8 ビットでアドレスを設定し、続く 1 ビットは"0"を設定してください。続く 16 ビットで DO からデータが出力されます。

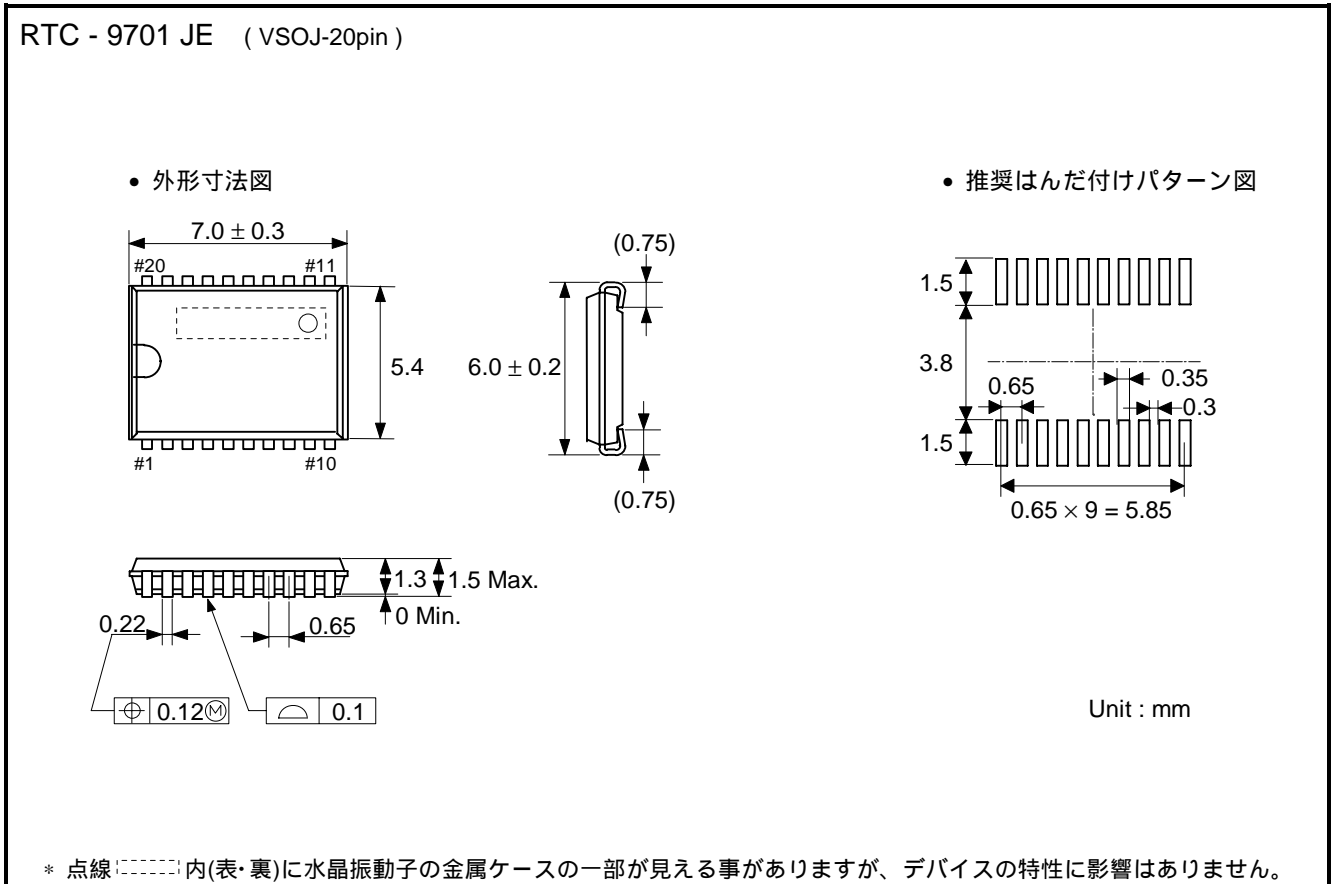
注) Busy/Ready を見ない場合は、1 秒に 1 回は 16 ms 以上確保する必要があります。



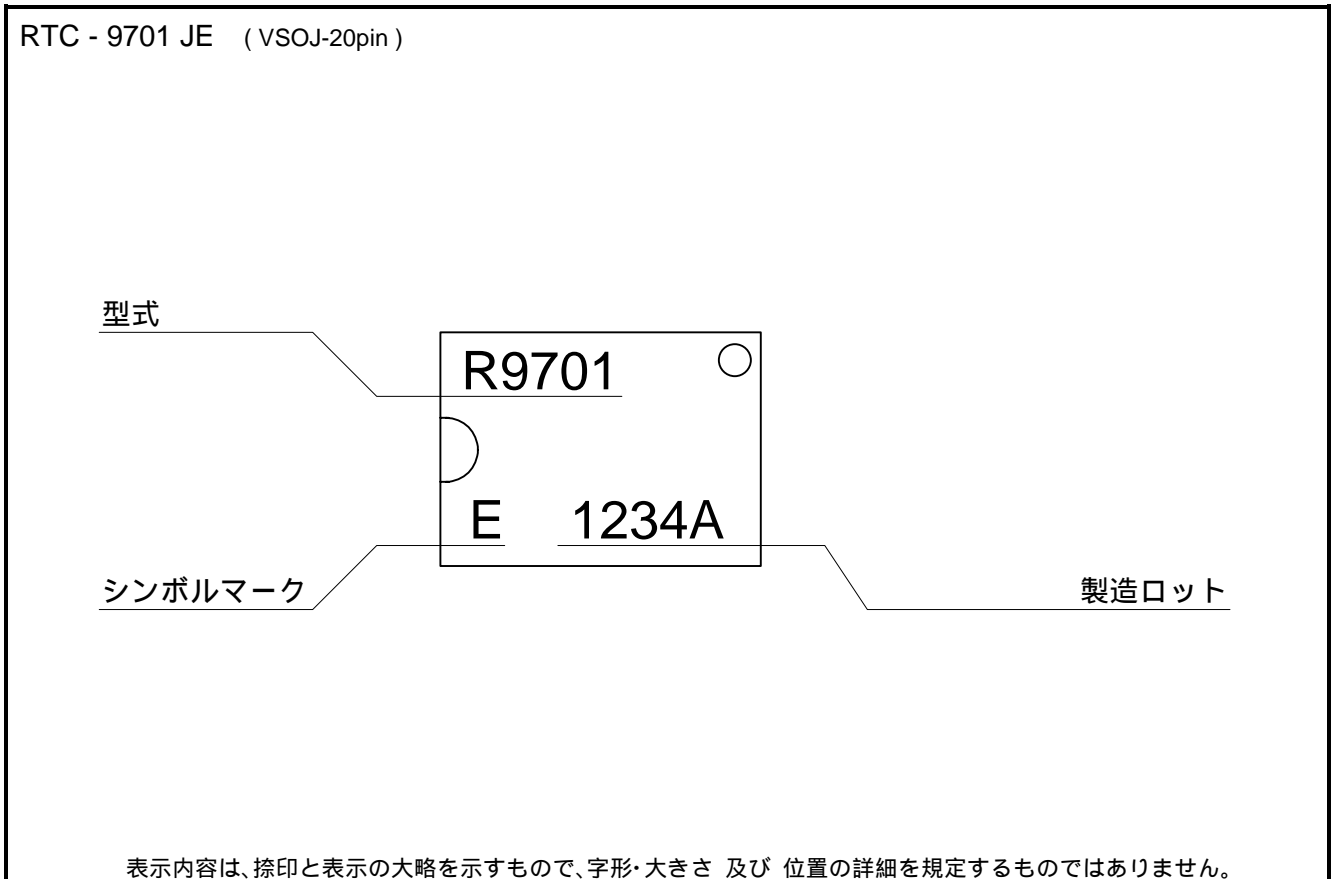


14. 外形寸法図 / マーキングレイアウト

14.1. 外形寸法図

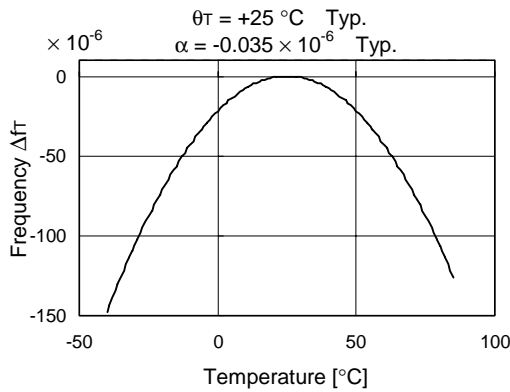


14.2. マーキングレイアウト



15. 参考データ

(1) 周波数温度特性例



[周波数安定度の求め方]

1. 周波数温度特性は、以下の式で近似できます。

$$\Delta f_T = \alpha (\theta_T - \theta_X)^2$$

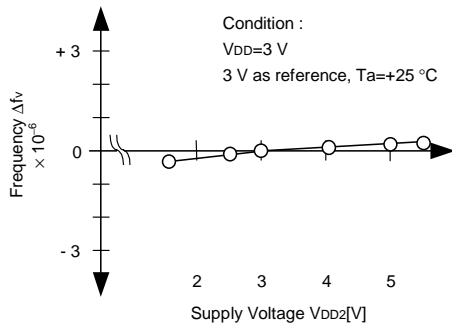
- $\Delta f_T$  : 任意の温度における周波数偏差
- $\alpha$  ( $1 / ^\circ\text{C}^2$ ) : 2次温度係数  
( $-0.035 \pm 0.005$ )  $\times 10^{-6} / ^\circ\text{C}^2$
- $\theta_T$  ( $^\circ\text{C}$ ) : 頂点温度 (+25 $\pm$ 5  $^\circ\text{C}$ )
- $\theta_X$  ( $^\circ\text{C}$ ) : 任意の温度

2. 時計精度を求めるためには、更に周波数精度と電圧特性を加えます。

$$\Delta f/f = \Delta f/f_o + \Delta f_T + \Delta f_V$$

- $\Delta f/f$  : 任意の温度、電圧における時計精度 (周波数安定度)
- $\Delta f/f_o$  : 周波数精度
- $\Delta f_T$  : 任意の温度における周波数偏差
- $\Delta f_V$  : 任意の電圧における周波数偏差

(2) 周波数電圧特性例



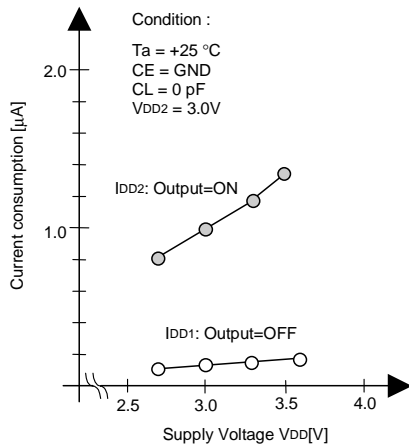
3. 日差の求め方

$$\text{日差} = \Delta f/f \times 86400(\text{秒})$$

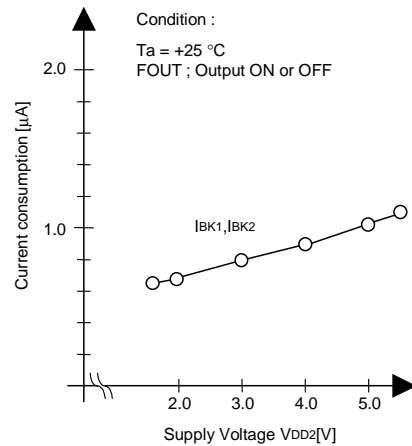
例えば、 $\Delta f/f = 11.574 \times 10^{-6}$ で 約 1 秒/日 の誤差になります。

(3) 消費電流電圧特性

(3-1) VDD 消費電流(I<sub>DD1</sub>,I<sub>DD2</sub>)



(3-2) VDD2 消費電流(I<sub>BK1</sub>,I<sub>BK2</sub>)



## 16. 使用上の注意事項

### 16.1. 取り扱い上の注意事項

本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。  
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気加わると IC が破壊されるおそれがありますので、梱包 および 運搬容器には 導電性の物を使用してください。  
はんだごてや測定回路などは 高電圧リークの無いものを使用し、また、実装時・作業時にも 静電気対策をお願いいたします。

(2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されると、誤動作やラッチアップ現象等による 破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子 (VDD - GND 間、VDD2 - GND 間、VEX - GND 間) の極力近い場所に 0.1  $\mu$ F 以上のパスコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを配置しないようにしてください。

図 1 の網掛部分( )には信号線を接近させず、可能であれば GND パターンで埋めてください。

(3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、できるだけ VDD または GND の電位に近い電位に設定してください。

(4) 未使用入力端子の処理

入力端子の入力インピーダンスは非常に高く、開放状態での使用は 不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、プルアップ または プルダウン抵抗による処理を 必ず施してください。

### 16.2. 実装上の注意事項

(1) はんだ付け温度

パッケージ内部が +260  $^{\circ}$ C を越えますと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社は はんた耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に 必ず実装条件 ( 温度・時間 ) をご確認ください。また、条件変更時同様の確認をしていただいた後に ご使用ください。

図 2 に、弊社 はんだ耐熱性評価プロファイルを 参考掲載します。

(2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては 実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には 必ず貴社にてご確認ください。条件変更時同様の確認をしていただいた後にご使用ください。

実装時・作業時には、静電気対策をお願いいたします。

(3) 超音波洗浄

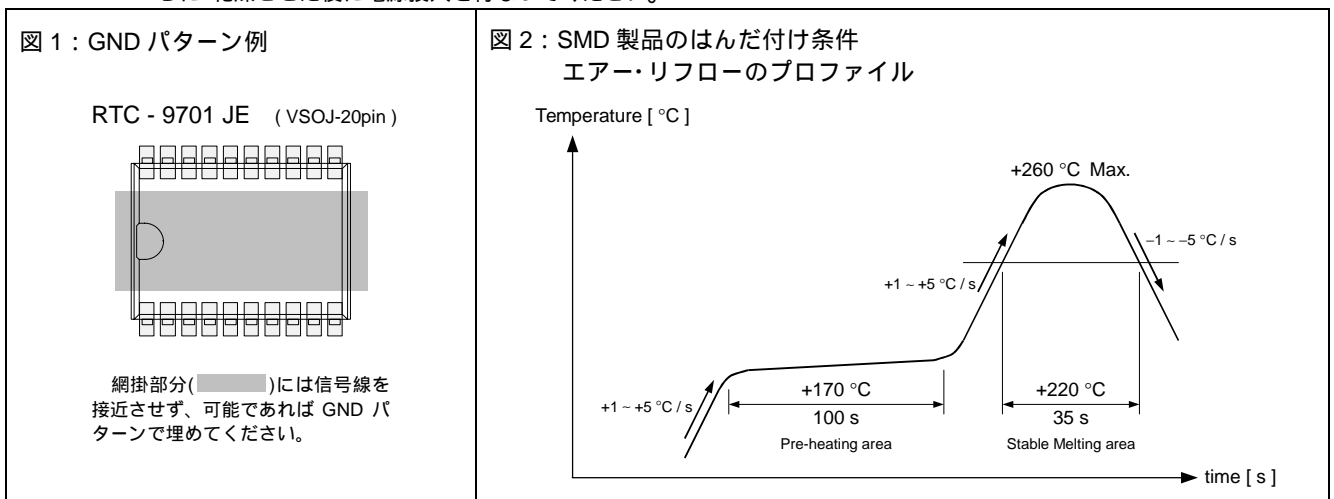
超音波洗浄は、使用条件によっては 内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件 ( 洗浄機の種類、パワー、時間、槽内の状態等 ) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

(4) 実装方向

逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行なってください。

(5) 端子間リーク

製品が汚れていたり結露している状態などで電源投入しますと 端子間リークを招く場合がありますので、洗浄し さら に 乾燥させた後に電源投入を行なってください。







# Application Manual

## エプソントヨコム株式会社

〒191-8501 東京都日野市日野 421-8  
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒980-0013 仙台市青葉区花京院 1-1-20 花京院スクエア 19F  
TEL (022) 263-7975 (直通) FAX (022) 263-7990

〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 17F  
TEL (06) 6120-6520 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F  
TEL (052) 205-8431 (直通) FAX (052) 231-2537

〒399-8707 松本市芳川村井町 1059  
TEL (0263) 86-5471 (直通) FAX (0263) 86-5553

インターネットによる電子デバイス情報配信

<http://www.epsontoyocom.co.jp>

代理店

---