

# ML2215

3 Mbit マスク ROM 内蔵音声合成&メロディ LSI

## ■ 概要

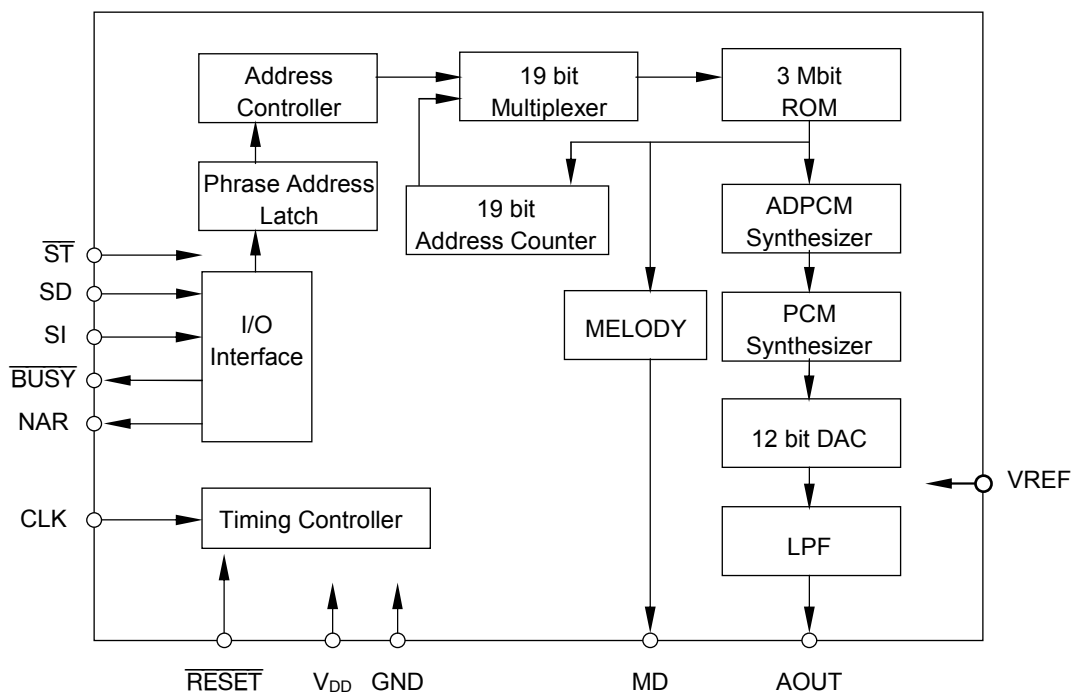
ML2215 は、音声データを格納するマスク ROM を内蔵した ADPCM 方式音声合成 LSI です。また、ROM 上に定義した音符データを自動的に取り込みながらメロディを出力するメロディ回路も内蔵しています。

内部に 12 ビット D/A コンバータとローパスフィルタを内蔵していますので、外部にスピーカ駆動アンプとスピーカを接続することにより、携帯端末等の音声出力装置を容易に構成することができます。

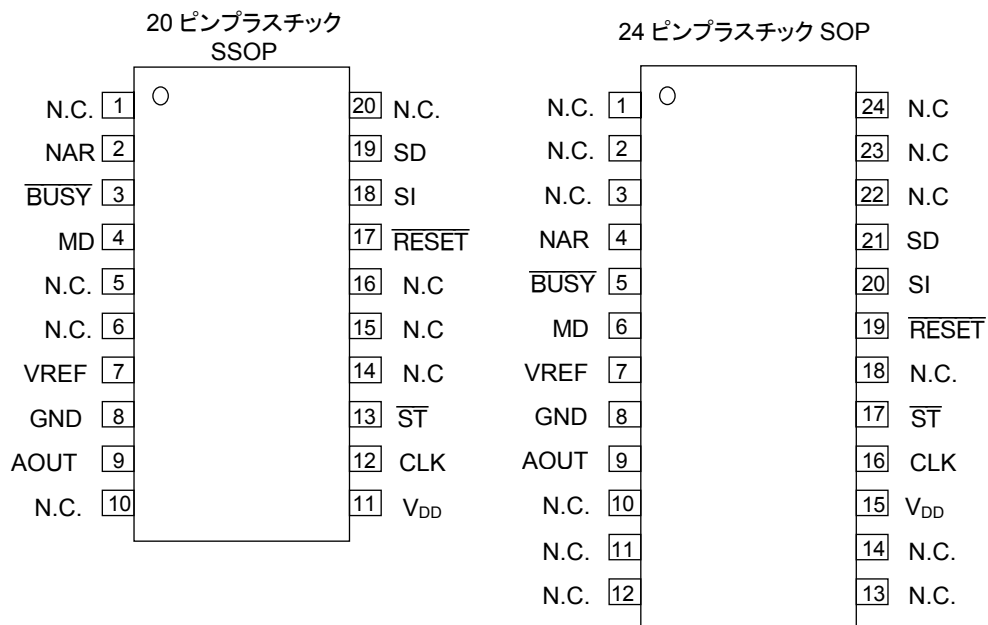
## ■ 特長

- 3M ビットマスク ROM 内蔵
- シリアル入力インタフェース  
2 端子制御と 3 端子制御をマスクオプションで選択可能
- 音声合成方式  
4 bit OKI ADPCM 方式/8 bit OKI ノンリニア PCM/8 bit PCM/メロディ
- サンプル周波数 (外部クロック 4.096 MHz 時)  
4.0 kHz、5.3 kHz、6.4 kHz、8.0 kHz、10.7 kHz、12.8 kHz、16.0 kHz
- メロディ機能内蔵 31 種の音階、60 種の音符と休符、31 種のテンポ
- フレーズ数 + メロディ曲数 247
- 12 ビット D/A コンバータ内蔵
- ローパスフィルタ内蔵
- 外部クロック  
4.096 MHz、8.192 MHz、16.384 MHz をマスクオプションで選択可能
- 電源電圧 : 2.4 V ~ 5.5 V
- パッケージ : 20 ピンプラスチック SSOP (SSOP20-P-44-0.65-K) (製品名: ML2215-XXXMB)  
: 24 ピンプラスチック SOP (SOP24-P-430-1.27-K) (製品名: ML2215-XXXMA)

■ ブロック図



■ 端子接続図（上面図）



N.C.: 未使用ピン。NCピンはオープンとしてください。

注: 20ピンプラスチックSSOPは実装条件に制限が有りますので、担当営業に確認の上パッケージ選択をお願い致します。

## ■ 端子説明

*ピン番号	端子名	I/O	説明
17(19)	RESET	I	“L”入力でスタンバイ状態になります。この時 AOUT 出力は $V_{DD}$ になり初期状態となります。“H”入力で AOUT 出力は $1/2V_{DD}$ となります。
2(4)	NAR	O	“H”レベルでシリアルデータ入力が有効になります。本端子はフリーズアドレスをラッチするレジスタが空き状態かどうかを示す信号です。 “H”レベルで空き状態であることを示します。 電源投入時は“H”レベルになっています。
3(5)	BUSY	O	音声を発生している間“L”レベルを出力します。電源投入時は“H”レベルになっています。
4(6)	MD	O	メロディ出力端子です。 メロディ出力を使用しない場合はオープンにしてください。
7(7)	VREF	I	DAC リファレンス端子です。 使用しない場合はオープンにしてください。
9(9)	AOUT	O	音声出力端子です。 RESET 端子入力“L”時(スタンバイ時)は $V_{DD}$ を出力します。 また、LSI 起動時の再生時以外は $1/2V_{DD}$ を出力します。
8(8)	GND	—	接地端子。
12(16)	CLK	I	外部クロック入力端子です。
18(20)	SI	I	シリアルクロック入力端子です。
19(21)	SD	I	シリアルデータ入力端子です。この端子よりフリーズアドレスに対応したデータを入力して下さい。
13(17)	ST	I	3 端子制御選択時に使用する信号です。 3 端子制御の場合、ST 端子が“L”の時 SD、SI 入力が有効となり、“H”に立上ることにより音声合成を開始します。2 端子制御の場合、この端子は GND にして下さい。3 端子制御と 2 端子制御は、マスクオプションにより選択します。
11(15)	$V_{DD}$	—	電源端子。GND 端子との間に $0.1 \mu\text{F}$ 以上のバイパスコンデンサを挿入して下さい。

\* 20 ピンプラスチック SSOP (24 ピンプラスチック SOP)

### ■ 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	$V_{DD}$	$T_a = 25^\circ\text{C}$	-0.3~+7.0	V
入力電圧	$V_{IN}$		-0.3~ $V_{DD} + 0.3$	V
保存温度	$T_{STG}$	—	-55~+150	$^\circ\text{C}$

### ■ 推奨動作条件

項目	記号	条件	範囲			単位
電源電圧	$V_{DD}$	—	2.4~5.5			V
動作温度	$T_{OP}$	—	-40~+85			$^\circ\text{C}$
外部クロック周波数	$f_{EXTCK}$	マスクオプションにより選択	最小	標準	最大	MHz
			3.5	4.096	4.5	
			7.5	8.192	9.0	
			14.5	16.384	18.0	

### ■ 電気的特性

#### ● 直流特性

$V_{DD} = 2.4 \sim 5.5 \text{ V}$ 、 $GND = 0 \text{ V}$ 、 $T_a = -40 \sim +85^\circ\text{C}$

項目	記号	条件	最小	標準	最大	単位
“H”入力電圧	$V_{IH}$	—	$0.85 \times V_{DD}$	—	—	V
“L”入力電圧	$V_{IL}$	—	—	—	$0.15 \times V_{DD}$	V
“H”出力電圧	$V_{OH}$	$I_{OH} = -500 \mu\text{A}$	$V_{DD} - 0.3$	—	—	V
“L”出力電圧	$V_{OL}$	$I_{OL} = 1 \text{ mA}$	—	—	0.4	V
“H”入力電流	$I_{IH}$	$V_{IH} = V_{DD}$	—	—	10	$\mu\text{A}$
“L”入力電流	$I_{IL}$	$V_{IL} = GND$	-10	—	—	$\mu\text{A}$
動作消費電流	$I_{DD}$	—	—	4	8	mA
スタンバイ消費電流	$I_{DS1}$	$T_a = -40 \sim +50^\circ\text{C}$	—	—	10	$\mu\text{A}$
スタンバイ消費電流	$I_{DS2}$	$T_a = 50 \sim 85^\circ\text{C}$	—	—	30	$\mu\text{A}$
DA 出力相対精度	$ V_{DAE} $	—	—	—	40	mV

## ● アナログ部特性

 $V_{DD} = 2.4 \sim 5.5 \text{ V}$ ,  $GND = 0 \text{ V}$ ,  $T_a = -40 \sim +85^\circ\text{C}$ 

項目	記号	条件	最小	標準	最大	単位
AOUT 出力電圧	VAO	—	$V_{DD}/4$	—	$V_{DD}$	V
AOUT プルアップ抵抗値	RAO	—	1.5	2.5	4.5	k $\Omega$

AOUT 振幅は最大で  $V_{DD}$  の約 80% に圧縮されて出力されますので、ご注意ください。

## ■ 機能説明

### 1. 発声コード指定

ユーザ指定フレーズは最大 247 フレーズです。ユーザ指定フレーズは SD 端子よりシリアルに入力します。入力データは MSB を先頭に入力します。

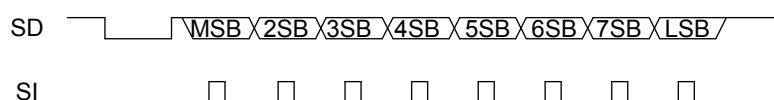


図 1.1 フレーズ入力タイミング

SI クロックを 9 クロック以上入力した場合は前から 8 クロックのデータが有効になります。

図 1.1 の設定のフレーズ対応は表 1.1 のようになります。

表 1.1 ユーザ指定フレーズ一覧

MSB~LSB	コード説明
00000000	ストップコード
00000001	ユーザ指定フレーズ
⋮	
11110111	
11111000	テストコード(注)
⋮	
11111111	

(注) テストコードは使用しないで下さい。

### 2. 内蔵ROM使用禁止領域

内蔵 ROM は、表 2.1 に示すように最後の 3 バイトが使用禁止領域になっています。したがって、音声分析を行う際は最後の 3 バイトを使用しないように注意して下さい。

表 2.1 に使用禁止アドレス、図 2.1 に ROM マップを示します。

表 2.1 内蔵 ROM 構成と使用禁止領域

音声データ領域	使用禁止領域
007C8~5FFFC	5FFFD, 5FFFE, 5FFFF

(00000)H	フレーズ管理領域
(007C7)H	
(007C8)H	音声データ領域
(5FFFC)H	
(5FFFD)H	テストデータ領域
(5FFFF)H	

図 2.1 ROM マップ

### 3. マスクオプション

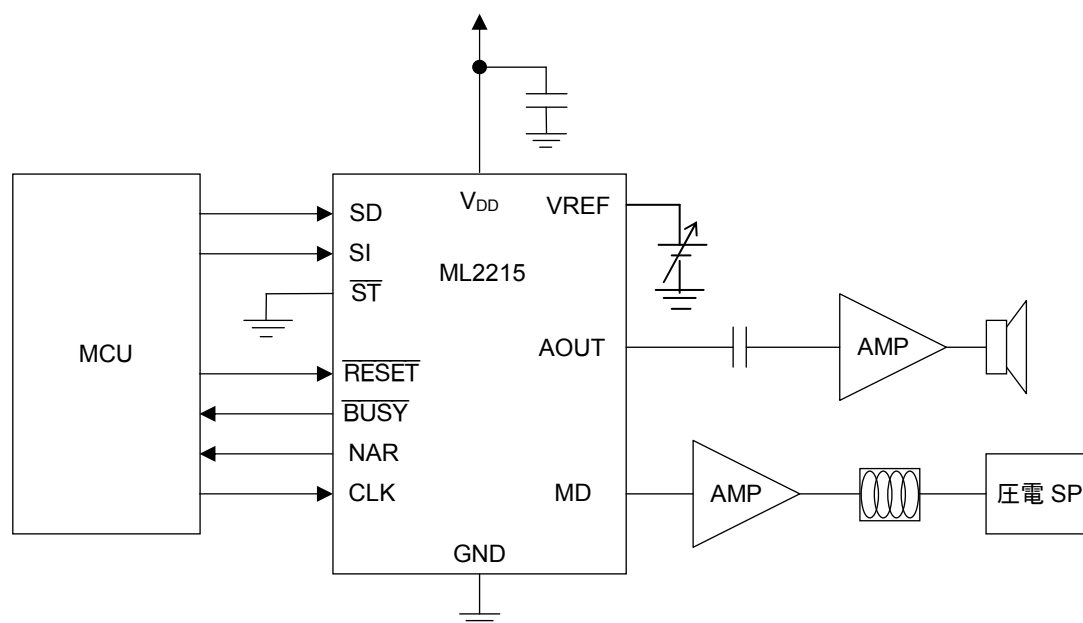
音声データ作成時にインタフェース方式、入力周波数の設定が可能です。選択可能なオプションを表 3.1 に示します。

**表 3.1 マスクオプション項目一覧表**

オプション	シリアル制御端子数	外部クロック入力周波数
A	3 端子	4.096 MHz
B	3 端子	8.192 MHz
C	3 端子	16.384 MHz
D	2 端子	4.096 MHz
E	2 端子	8.192 MHz
F	2 端子	16.384 MHz

## ■ 応用回路例

マスクオプションにより 2 端子制御を選択した場合



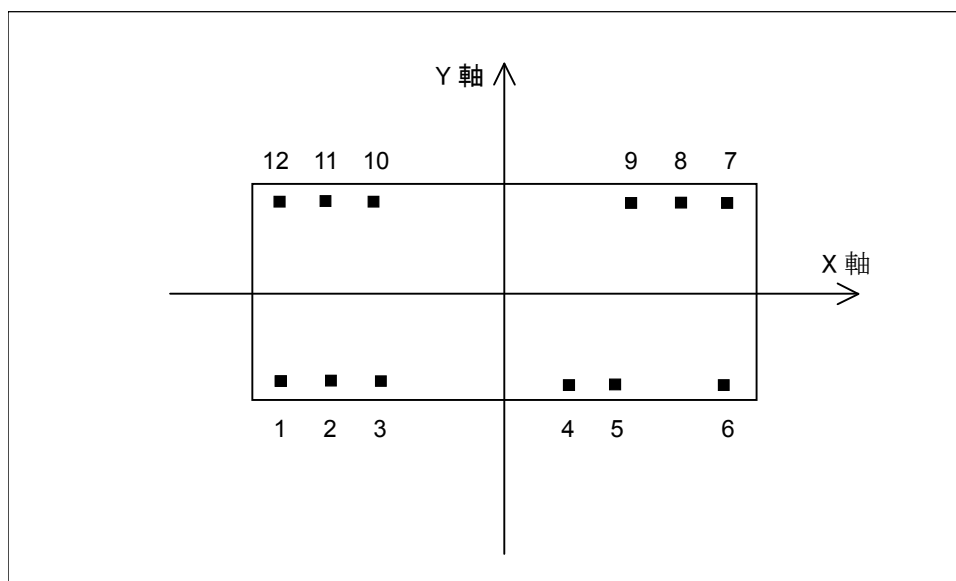
( $\overline{\text{ST}}$  端子: GND 固定)



## ■ パッド構成

チップサイズ X = 4.732mm Y = 2.522mm

### 1. チップ図とパッド番号 (ボンディングパッド面)



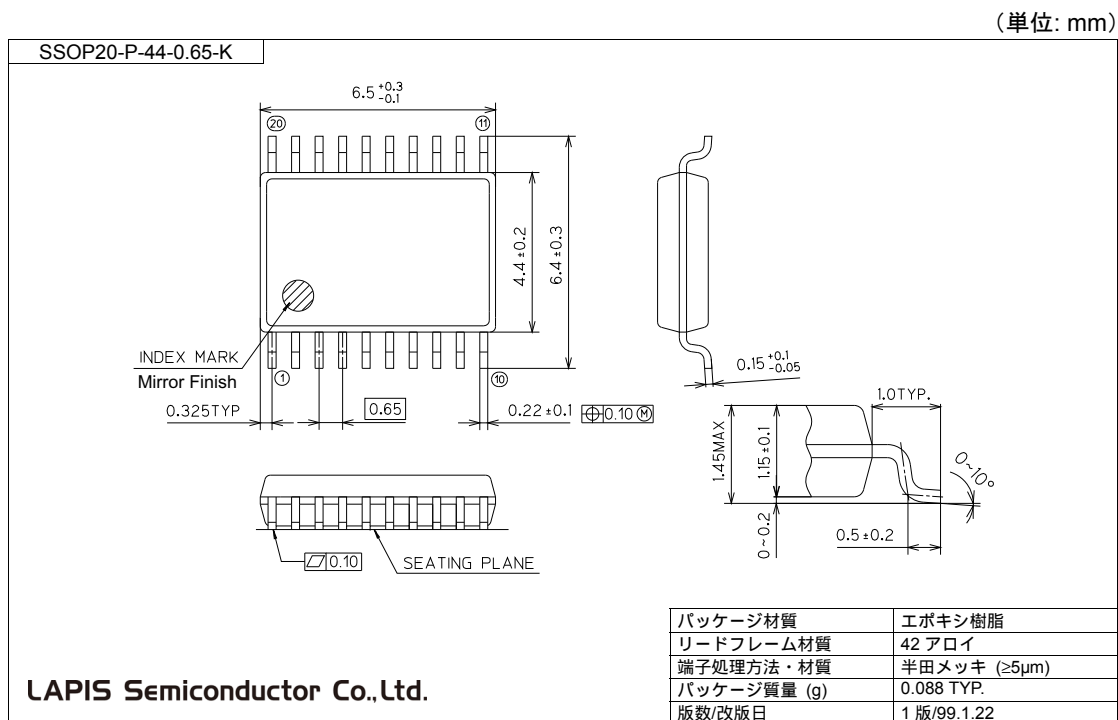
### 2. パッド座標

(チップの中心を X = 0、Y = 0 とする)

(単位:  $\mu\text{m}$ )

PAD No	PAD 名称	X 座標	Y 座標
1	NAR	-2015	-1112
2	BUSYB	-1638	-1112
3	MD	-1196	-1112
4	VREF	728	-1112
5	GND	1202	-1112
6	AOUT	2060	-1112
7	VDD	2204	1112
8	CLK	1768	1112
9	STB	1326	1112
10	RESETB	-1196	1112
11	SI	-1638	1112
12	SD	-2015	1112

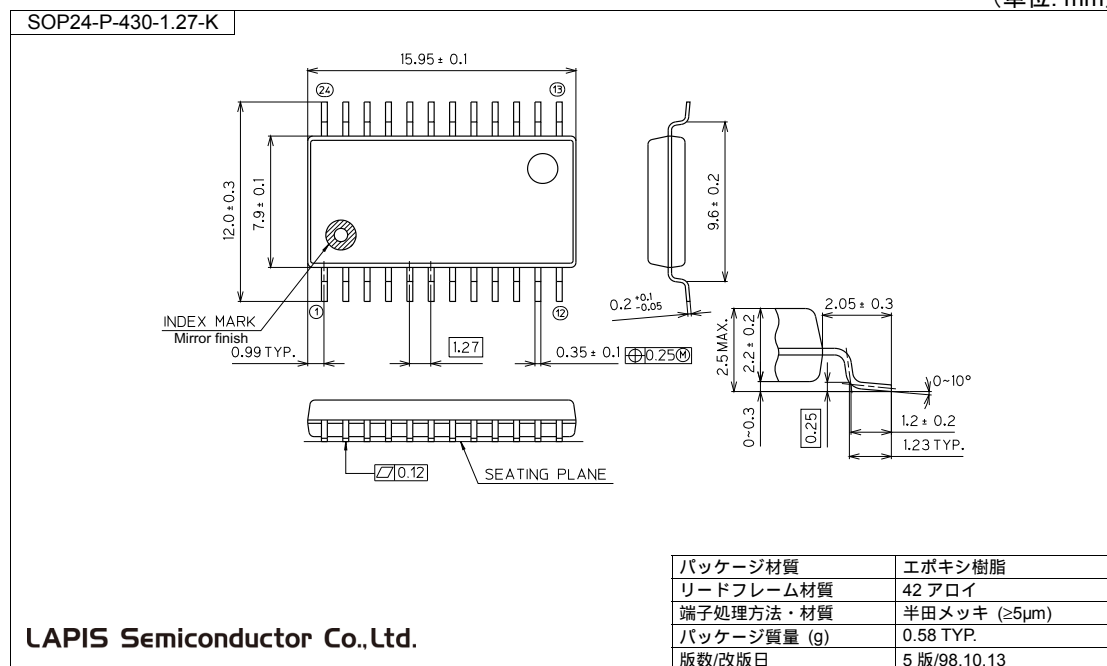
■ パッケージ寸法図



表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に変影響を受けやすいパッケージです。したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

(単位: mm)



#### 表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に変影響を受けやすいパッケージです。したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

## 本資料ご利用に際してのお願いと注意事項

本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを堅くお断りします。

本資料の記載内容は改良などのため予告なく変更することがあります。

本資料に記載されている内容は製品のご紹介資料です。ご使用にあたりましては、別途仕様書を必ずご請求のうえ、ご確認ください。

本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。

本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。

本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ラピスセミコンダクタまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。

本資料に掲載されております製品は、一般的な電子機器 (AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器など) への使用を意図しています。

本資料に掲載されております製品は、「耐放射線設計」はなされていません。

ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、種々の要因で故障することもあります。

ラピスセミコンダクタ製品が故障した際、その影響により人身事故、火災損害等が起こらないようご使用機器でのデレーティング、冗長設計、延焼防止、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのある機器・装置・システム (医療機器、輸送機器、航空宇宙機、原子力制御、燃料制御、各種安全装置など) へのご使用を意図して設計・製造されたものではありません。上記特定用途に使用された場合、いかなる責任もラピスセミコンダクタは負うものではありません。上記特定用途への使用を検討される際は、事前にローム営業窓口までご相談願います。

本資料に記載されております製品および技術のうち「外国為替及び外国貿易法」に該当する製品または技術を輸出する場合、または国外に提供する場合には、同法に基づく許可が必要です。

Copyright 2009 - 2011 LAPIS Semiconductor Co., Ltd.

## ラピスセミコンダクタ株式会社

〒193-8550 東京都八王子市東浅川町 550-1  
<http://www.lapis-semi.com/jp/>