

お客様各位

## 資料中の「沖電気」、「OKI」等名称の OKI セミコンダクタ株式会社への変更について

2008年10月1日を以って沖電気工業株式会社の半導体事業は OKI セミコンダクタ株式会社に承継されました。従いまして、本資料中には「沖電気工業株式会社」、「沖電気」、「OKI」といった表記が残っておりますが、これらの表記は全て「OKI セミコンダクタ株式会社」に変更されておりますのでご理解の程お願い致します。なお、会社名、会社商標・ロゴ等以外の内容については変更しておりませんので資料としての内容変更ではありません。

2008年10月1日  
OKI セミコンダクタ株式会社

## OKIセミコンダクタ株式会社

〒193-8550 東京都八王子市東浅川町 550-1  
<http://www.okisemi.com/jp/>

---

# MD56V62162J

4-Bank × 1,048,576-Word × 16-Bit SYNCHRONOUS DYNAMIC RAM

### 概要

MD56V62162J は、シリコンゲート CMOS プロセス技術により開発された 4 バンク × 1,048,576 ワード × 16 ビットのシンクロナスダイナミック RAM で 3.3V 電源で動作し、入出力は LVTTTL コンパチブルになっています。

### 特長

シリコンゲート、4 層ポリシリコン CMOS、1 トランジスタメモリセル

4 バンク × 1,048,576 ワード × 16 ビット構成

3.3V ± 0.3V 単一電源

入力：LVTTTL コンパチブル

出力：LVTTTL コンパチブル

リフレッシュ：4096 回/64ms

プログラム可能なデータ転送モード

- $\overline{\text{CAS}}$  Latency (2, 3)
- バースト長 (1, 2, 4, 8、フルページ)
- データスクランブル (シーケンシャル、インターリーブ)

オートリフレッシュ、セルフリフレッシュ可能

パッケージ

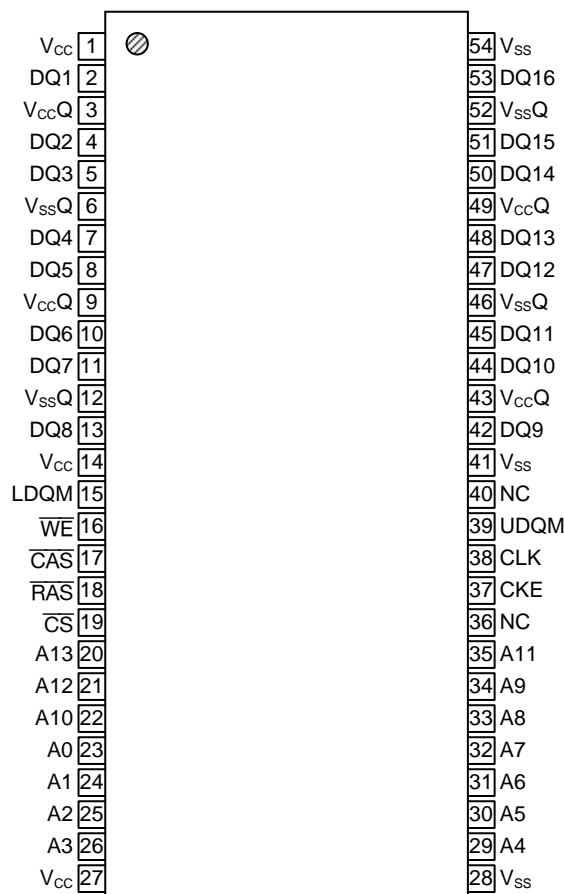
54 ピン 400 mil プラスチック TSOP(II) (TSOP(2)54-P-400-0.80-K) (製品名：MD56V62162J-xxTA)

xx は、スピードランクを表す。

### ファミリ構成

ファミリ	最大動作周波数	アクセスタイム (最大)	
		t <sub>AC2</sub>	t <sub>AC3</sub>
MD56V62162J-7	143MHz	5.4ns	5.4ns
MD56V62162J-75	133MHz	5.4ns	5.4ns
MD56V62162J-8	125MHz	6ns	6ns
MD56V62162J-10	100MHz	6ns	6ns

## 端子接続 (上面図)

54 ピンプラスチック TSOP (II)  
(K タイプ)

ピン名称	機能	ピン名称	機能
CLK	システムクロック	UDQM, LDQM	データ入出力マスク
$\overline{CS}$	チップセレクト	DQi	データ入出力
CKE	クロックイネーブル	VCC	電源 (3.3V)
A0 ~ A11	アドレス入力	VSS	グランド (0V)
A13, A12	バンク選択アドレス入力	VCCQ	出力用電源 (3.3V)
$\overline{RAS}$	ロウアドレスストローブ	VSSQ	出力用グランド (0V)
$\overline{CAS}$	カラムアドレスストローブ	NC	無接続
WE	ライトイネーブル		

注記: 全ての VCC, VCCQ ピンには同一の電源電圧を印加して下さい。  
また全ての VSS, VSSQ ピンにも同一の電源電圧を印加して下さい。

## 端子機能

CLK	“H”エッジで全ての入力を取り込みます。
$\overline{CS}$	CLK、CKE、UDQM、LDQM を除く全ての入力を活性、又は非活性とし、デバイスを選択、非選択とします。
CKE	システムクロックをマスクし、次の CLK の動作を非活性とします。 コマンドを入力する 1CLK 前に必ず活性化してください。
ADDRESS	ROW & COL マルチプレクス入力 ROW アドレス : RA0 ~ 11 COL アドレス : CA0 ~ 7
A13, A12 (BA0, BA1)	アクティブ、プリチャージ、リード、ライト時に 4 バンクのうち 1 つのバンクを選択します。
$\overline{RAS}$ 、 $\overline{CAS}$ 、 $\overline{WE}$	組み合わせにより、機能が異なります。詳細はファンクショントゥールステーブルを参照して下さい。
UDQM、 LDQM	CLK 信号の“H”エッジで UDQM、LDQM を“H”としたとき 2CLK 後のリードデータをマスクします。 CLK 信号の“H”エッジで UDQM、LDQM を“H”としたとき同一 CLK のライトデータをマスクします。 UDQM は上位バイトを、LDQM は下位バイトを制御します。
DQi	データ入出力はマルチプレクスです。

## 電気的特性

## 絶対最大定格

項目	記号	定格値	単位
端子電圧	$V_{IN}, V_{OUT}$	$-0.5 \sim V_{CC} + 0.5$	V
電源電圧	$V_{CC}, V_{CCQ}$	$-0.5 \sim 4.6$	V
保存温度	$T_{stg}$	$-55 \sim 150$	°C
許容損失	$P_D^*$	1000	mW
出力短絡電流	$I_{OS}$	50	mA
動作温度	$T_{opr}$	$0 \sim 70$	°C

\* :  $T_a = 25^\circ\text{C}$ 

## 推奨動作条件

(Voltages Referenced to  $V_{SS} = V_{SSQ} = 0\text{ V}$ )

項目	記号	Min.	Typ.	Max.	単位
電源電圧	$V_{CC}, V_{CCQ}$	3.0	3.3	3.6	V
“H”入力電圧	$V_{IH}$	2.0	—	$V_{CC} + 0.3^{(1)}$	V
“L”入力電圧	$V_{IL}$	$-0.3^{(2)}$	—	0.8	V

注記: 1. パルス幅 10ns 以下の時は  $V_{CC} + 2.0\text{V}$  (パルス幅は  $V_{CC}$  基準)  
 2. パルス幅 10ns 以下の時は  $V_{SS} - 2.0\text{V}$  (パルス幅は  $V_{SS}$  基準)

## 端子容量

 $(V_{BIAS} = 1.4\text{V}, T_a = 25^\circ\text{C}, f = 1\text{ MHz})$ 

項目	記号	Min.	Max.	単位
入力容量 (CLK)	$C_{CLK}$	—	4	pF
入力容量 (CKE, A0 ~ A13, $\overline{CS}$ , $\overline{RAS}$ , $\overline{CAS}$ , $\overline{WE}$ , UDQM, LDQM)	$C_{IN}$	—	5	pF
出力容量(DQ1 ~ DQ16)	$C_{OUT}$	—	6.5	pF

## 直流特性 (1/2)

項目	記号	条件			MD56V62162J				単位	注記	
					-7		-75				
		バンク	CKE	他	Min.	Max.	Min.	Max.			
“H”出力電圧	V <sub>OH</sub>	—	—	I <sub>OH</sub> = -2.0mA	2.4	—	2.4	—	V		
“L”出力電圧	V <sub>OL</sub>	—	—	I <sub>OL</sub> = 2.0mA	—	0.4	—	0.4	V		
入力漏洩電流	I <sub>LI</sub>	—	—	—	-10	10	-10	10	μA		
出力漏洩電流	I <sub>LO</sub>	—	—	—	-10	10	-10	10	μA		
電源電流 (動作時)	I <sub>CC1</sub>	1バンク アクティブ	CKE	V <sub>IH</sub>	t <sub>CC</sub> = Min. t <sub>RC</sub> = Min. No Burst	—	100	—	90	mA	1, 2
電源電流 (待機時)	I <sub>CC2</sub>	両バンク プリチャージ	CKE	V <sub>IH</sub>	t <sub>CC</sub> = Min.	—	40	—	35	mA	3
電源電流 (クロックサスペンド時)	I <sub>CC3S</sub>	両バンク アクティブ	CKE	V <sub>IL</sub>	t <sub>CC</sub> = Min.	—	3	—	3	mA	2
電源電流 (アクティブスタンバイ時)	I <sub>CC3</sub>	1バンク アクティブ	CKE	V <sub>IH</sub>	t <sub>CC</sub> = Min.	—	45	—	40	mA	3
電源電流 (パースト時)	I <sub>CC4</sub>	両バンク アクティブ	CKE	V <sub>IH</sub>	t <sub>CC</sub> = Min.	—	140	—	130	mA	1, 2
電源電流 (オートリフレッシュ時)	I <sub>CC5</sub>	1バンク アクティブ	CKE	V <sub>IH</sub>	t <sub>CC</sub> = Min. t <sub>RC</sub> = Min.	—	140	—	130	mA	2
電源電流 (セルフリフレッシュ時)	I <sub>CC6</sub>	両バンク プリチャージ	CKE	V <sub>IL</sub>	t <sub>CC</sub> = Min.	—	2	—	2	mA	
電源電流 (パワーダウン時)	I <sub>CC7</sub>	両バンク プリチャージ	CKE	V <sub>IL</sub>	t <sub>CC</sub> = Min.	—	2	—	2	mA	

- 注記:
1. 電源電流の最大値は出力解放状態です。
  2. アドレス、データの変化は1サイクル中1回以下。
  3. アドレス、データの変化は2サイクル中1回以下。

## 直流特性 (2/2)

項目	記号	条件			MD56V62162J				単位	注記
					-8		-10			
		バンク	CKE	他	Min.	Max.	Min.	Max.		
“H”出力電圧	V <sub>OH</sub>	—	—	I <sub>OH</sub> = -2.0mA	2.4	—	2.4	—	V	
“L”出力電圧	V <sub>OL</sub>	—	—	I <sub>OL</sub> = 2.0mA	—	0.4	—	0.4	V	
入力漏洩電流	I <sub>LI</sub>	—	—	—	-10	10	-10	10	μA	
出力漏洩電流	I <sub>LO</sub>	—	—	—	-10	10	-10	10	μA	
電源電流 (動作時)	I <sub>CC1</sub>	1バンク アクティブ	CKE	V <sub>IH</sub> t <sub>CC</sub> = Min. t <sub>RC</sub> = Min. No Burst	—	85	—	70	mA	1, 2
電源電流 (待機時)	I <sub>CC2</sub>	両バンク プリチャージ	CKE	V <sub>IH</sub> t <sub>CC</sub> = Min.	—	35	—	30	mA	3
電源電流 (クロックサスペンド時)	I <sub>CC3S</sub>	両バンク アクティブ	CKE	V <sub>IL</sub> t <sub>CC</sub> = Min.	—	3	—	3	mA	2
電源電流 (アクティブスタンバイ時)	I <sub>CC3</sub>	1バンク アクティブ	CKE	V <sub>IH</sub> t <sub>CC</sub> = Min.	—	40	—	35	mA	3
電源電流 (パースト時)	I <sub>CC4</sub>	両バンク アクティブ	CKE	V <sub>IH</sub> t <sub>CC</sub> = Min.	—	125	—	100	mA	1, 2
電源電流 (オートリフレッシュ時)	I <sub>CC5</sub>	1バンク アクティブ	CKE	V <sub>IH</sub> t <sub>CC</sub> = Min. t <sub>RC</sub> = Min.	—	125	—	100	mA	2
電源電流 (セルフリフレッシュ時)	I <sub>CC6</sub>	両バンク プリチャージ	CKE	V <sub>IL</sub> t <sub>CC</sub> = Min.	—	2	—	2	mA	
電源電流 (パワーダウン時)	I <sub>CC7</sub>	両バンク プリチャージ	CKE	V <sub>IL</sub> t <sub>CC</sub> = Min.	—	2	—	2	mA	

- 注記:
1. 電源電流の最大値は出力解放状態です。
  2. アドレス、データの変化は1サイクル中1回以下。
  3. アドレス、データの変化は2サイクル中1回以下。

## ● モードセットアドレスキー

ライトモード		CAS レイテンシィ				バーストタイプ		バースト長				
A9	WM	A6	A5	A4	CL	A3	BT	A2	A1	A0	BT = 0	BT = 1
0	Burst	0	0	0	Reserved	0	Sequential	0	0	0	1	1
1	Single bit	0	0	1	Reserved	1	Interleave	0	0	1	2	2
		0	1	0	2			0	1	0	4	4
		0	1	1	3			0	1	1	8	8
		1	0	0	Reserved			1	0	0	Reserved	Reserved
		1	0	1	Reserved			1	0	1	Reserved	Reserved
		1	1	0	Reserved			1	1	0	Reserved	Reserved
		1	1	1	Reserved			1	1	1	フルページ	Reserved

注記: モードセットを行う場合、A7、A8、A10、A11、A12、A13 を”L”レベルにして下さい。

## 電源投入法 1

1. 入力を NOP 状態に、CKE を “H”レベルとして電源を投入し、システムクロックを入力してください。
2.  $V_{CC}$  が規定の電圧に到達してから、入力を NOP 状態にしたまま 200 $\mu$ s 以上のポーズをとってください。
3. プリチャージオールバンクコマンドを加えてください。
4. 8 回以上のオートリフレッシュコマンドを加えてください。
5. モードレジスタセットコマンドを入力してください。

## 電源投入法 2

1. 入力を NOP 状態に、CKE を “H”レベルとして電源を投入し、システムクロックを入力してください。
2.  $V_{CC}$  が規定の電圧に到達してから、入力を NOP 状態にしたまま 200 $\mu$ s 以上のポーズをとってください。
3. プリチャージオールバンクコマンドを入力してください。
4. モードレジスタセットコマンドを入力してください。
5. 8 回以上のオートリフレッシュコマンドを入力してください。



## 交流特性 (1/4)

注記 1, 2

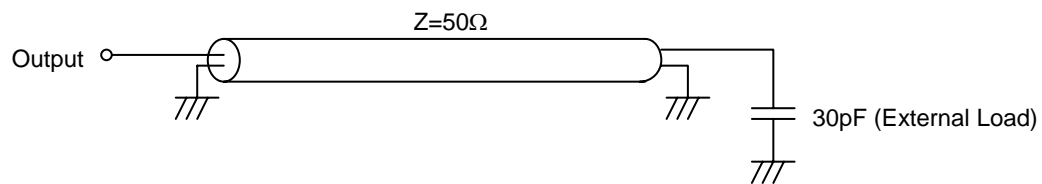
項目		記号	MD56V62162J				単位	注記
			-7		-75			
			Min.	Max.	Min.	Max.		
クロックサイクル時間	CL = 3	t <sub>CC3</sub>	7	—	7.5	—	ns	
	CL = 2	t <sub>CC2</sub>	10	—	10	—	ns	
クロックからのアクセス時間	CL = 3	t <sub>AC3</sub>	—	5.4	—	5.4	ns	3, 4
	CL = 2	t <sub>AC2</sub>	—	5.4	—	5.4	ns	3, 4
クロック"H"パルス時間		t <sub>CH</sub>	2	—	2.5	—	ns	4
クロック"L"パルス時間		t <sub>CL</sub>	2	—	2.5	—	ns	4
入力セットアップ時間		t <sub>SI</sub>	1.5	—	1.5	—	ns	
入力ホールド時間		t <sub>HI</sub>	0.8	—	0.8	—	ns	
クロックからの出力ローインピーダンス時間		t <sub>OLZ</sub>	1	—	1	—	ns	
クロックからの出力ハイインピーダンス時間		t <sub>OHZ</sub>	—	5.4	—	5.4	ns	
クロックからの出力ホールド時間		t <sub>OH</sub>	2.5	—	3	—	ns	3
RAS サイクル時間		t <sub>RC</sub>	62	—	65	—	ns	
RAS プリチャージ時間		t <sub>RP</sub>	20	—	20	—	ns	
RAS アクティブ時間		t <sub>RAS</sub>	42	10 <sup>5</sup>	45	10 <sup>5</sup>	ns	
RAS、CAS 遅延時間		t <sub>RCD</sub>	20	—	20	—	ns	
ライトリカバリ時間		t <sub>WR</sub>	10	—	10	—	ns	
RAS、RAS バンクアクティブ遅延時間		t <sub>RRD</sub>	10	—	15	—	ns	
リフレッシュ時間		t <sub>REF</sub>	—	64	—	64	ms	
パワーダウン解除時間		t <sub>PDE</sub>	t <sub>SI</sub> +1CLK	—	t <sub>SI</sub> +1CLK	—	ns	
CAS、CAS 遅延時間 (Min.)		t <sub>CCD</sub>	1		1		サイクル	
CKE からのクロックディセーブル時間		t <sub>CKE</sub>	1		1		サイクル	
UDQM、LDQM からのデータ出力ハイインピーダンス時間		t <sub>DOZ</sub>	2		2		サイクル	
UDQM、LDQM からのデータ入力マスク時間		t <sub>DOD</sub>	0		0		サイクル	

## 交流特性 (2/4)

注記 1, 2

項目	記号	MD56V62162J				単位	注記
		-7		-75			
		Min.	Max.	Min.	Max.		
ライトコマンドからのデータ入力時間	$t_{DWD}$	0		0		サイクル	
プリチャージコマンドからのデータ出力ハイインピーダンス時間	$t_{ROH}$	CL		CL		サイクル	
モードレジスタセットコマンドからのアクティブコマンド入力時間 (Min.)	$t_{MRD}$	2		2		サイクル	
出力からのライトコマンド入力時間	$t_{OWD}$	2		2		サイクル	

- 注記：
1. 交流特性の値は  $t_T = 1\text{ns}$  で規定しています。
  2. 入力電圧は  $V_{IH}=2.4\text{V}$ 、 $V_{IL}=0.4\text{V}$  です。タイミング規定の入力基準レベルは、1.4V です。
  3. 出力負荷。



4. アクセスタイムは 1.4V で測定しています。
5.  $t_T$  が 1ns 以上になった場合、入力信号のタイミングを規定する基準レベルは  $V_{IH}$  と  $V_{IL}$  です。

## 交流特性 (3/4)

注記 1, 2

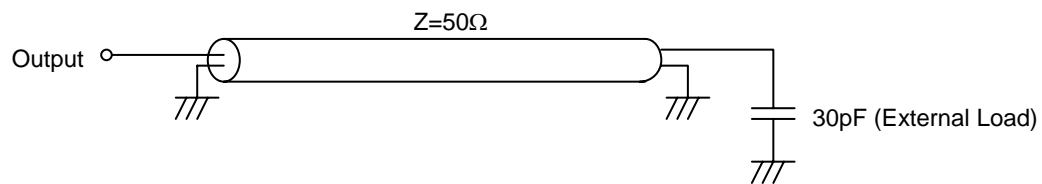
項目		記号	MD56V62162J				単位	注記
			-8		-10			
			Min.	Max.	Min.	Max.		
クロックサイクル時間	CL = 3	t <sub>CC3</sub>	8	—	10	—	ns	
	CL = 2	t <sub>CC2</sub>	10	—	10	—	ns	
クロックからのアクセス時間	CL = 3	t <sub>AC3</sub>	—	6	—	6	ns	3, 4
	CL = 2	t <sub>AC2</sub>	—	6	—	6	ns	3, 4
クロック"H"パルス時間		t <sub>CH</sub>	3	—	3	—	ns	4
クロック"L"パルス時間		t <sub>CL</sub>	3	—	3	—	ns	4
入力セットアップ時間		t <sub>SI</sub>	2	—	2	—	ns	
入力ホールド時間		t <sub>HI</sub>	1	—	1	—	ns	
クロックからの出力ローインピーダンス時間		t <sub>OLZ</sub>	1	—	1	—	ns	
クロックからの出力ハイインピーダンス時間		t <sub>OHZ</sub>	—	6	—	6	ns	
クロックからの出力ホールド時間		t <sub>OH</sub>	3	—	3	—	ns	3
RAS サイクル時間		t <sub>RC</sub>	70	—	70	—	ns	
RAS プリチャージ時間		t <sub>RP</sub>	20	—	20	—	ns	
RAS アクティブ時間		t <sub>RAS</sub>	48	10 <sup>5</sup>	50	10 <sup>5</sup>	ns	
RAS、CAS 遅延時間		t <sub>RCD</sub>	20	—	20	—	ns	
ライトリカバリー時間		t <sub>WR</sub>	10	—	10	—	ns	
RAS、RAS バンクアクティブ遅延時間		t <sub>RRD</sub>	20	—	20	—	ns	
リフレッシュ時間		t <sub>REF</sub>	—	64	—	64	ms	
パワーダウン解除時間		t <sub>PDE</sub>	t <sub>SI</sub> +1CLK	—	t <sub>SI</sub> +1CLK	—	ns	
CAS、CAS 遅延時間 (Min.)		t <sub>CCD</sub>	1		1		サイクル	
CKE からのクロックディセーブル時間		t <sub>CKE</sub>	1		1		サイクル	
UDQM、LDQM からのデータ出力ハイインピーダンス時間		t <sub>DOZ</sub>	2		2		サイクル	
UDQM、LDQM からのデータ入力マスク時間		t <sub>DOD</sub>	0		0		サイクル	

## 交流特性 (4/4)

注記 1, 2

項目	記号	MD56V62162J				単位	注記
		-8		-10			
		Min.	Max.	Min.	Max.		
ライトコマンドからのデータ入力時間	$t_{DWD}$	0		0		サイクル	
プリチャージコマンドからのデータ出力ハイインピーダンス時間	$t_{ROH}$	CL		CL		サイクル	
モードレジスタセットコマンドからのアクティブコマンド入力時間 (Min.)	$t_{MRD}$	2		2		サイクル	
出力からのライトコマンド入力時間	$t_{OWD}$	2		2		サイクル	

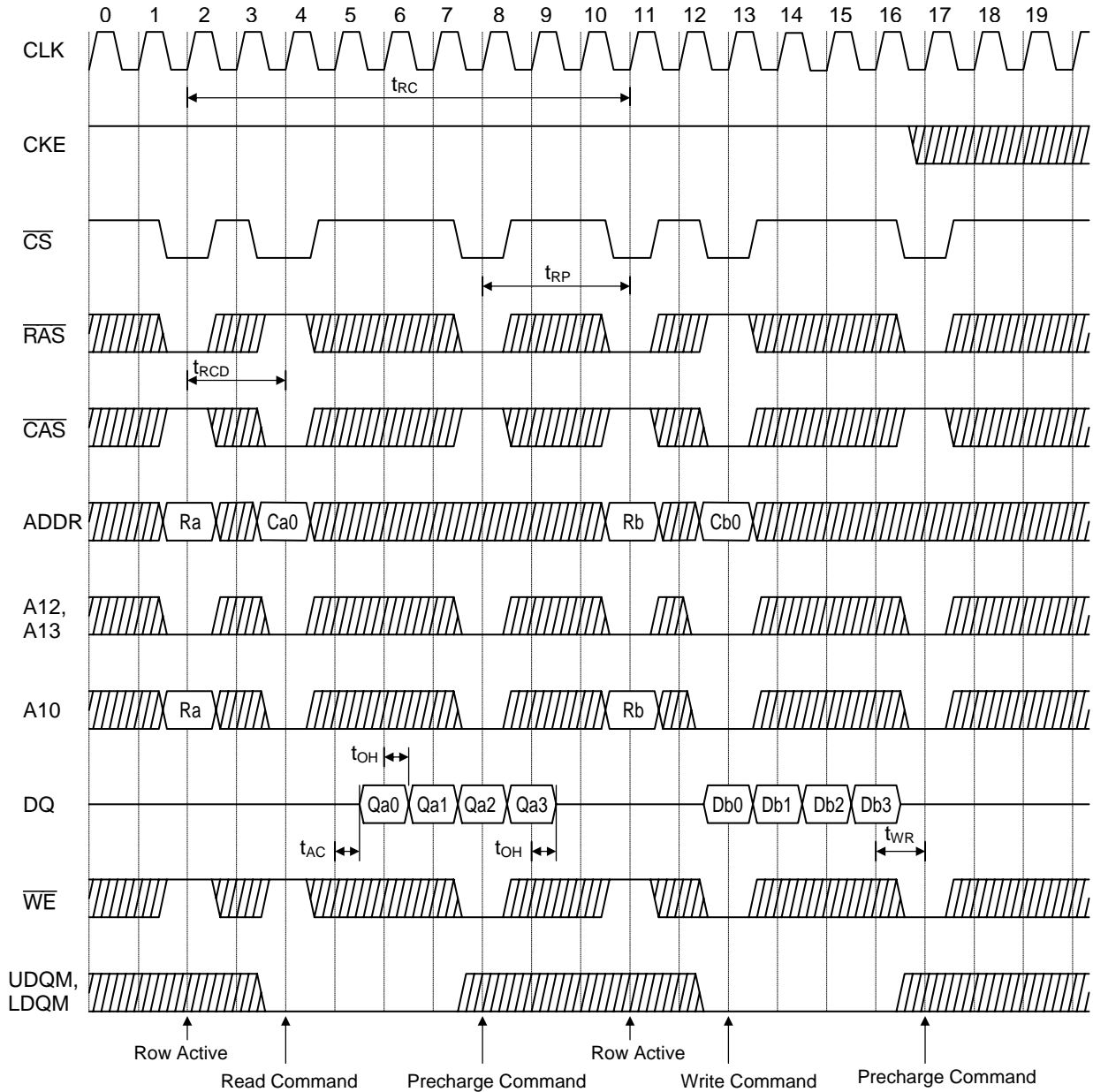
- 注記：
1. 交流特性の値は  $t_T = 1\text{ns}$  で規定しています。
  2. 入力電圧は  $V_{IH}=2.4\text{V}$ 、 $V_{IL}=0.4\text{V}$  です。タイミング規定の入力基準レベルは、1.4V です。
  3. 出力負荷。



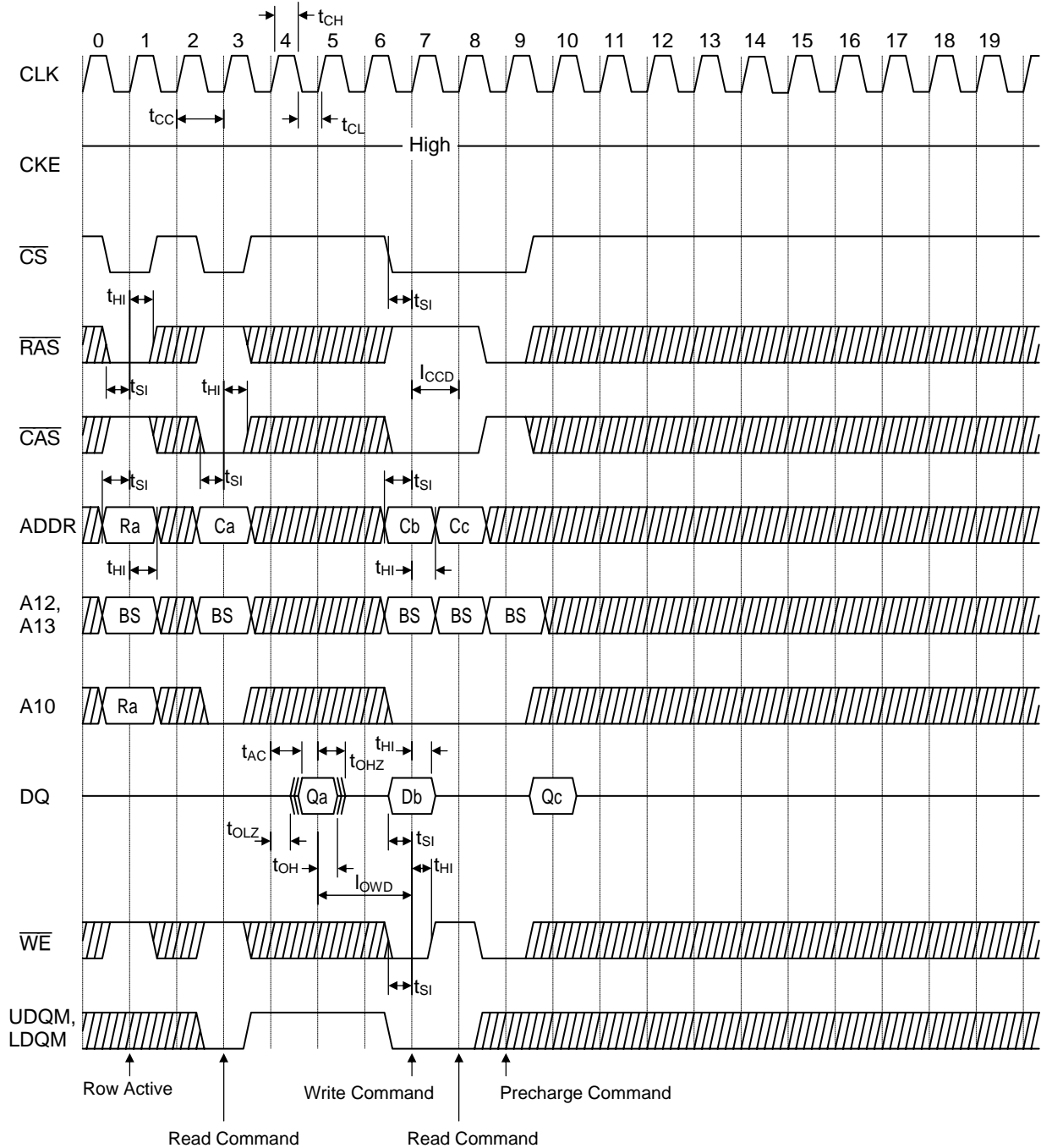
4. アクセスタイムは 1.4V で測定しています。
5.  $t_T$  が 1ns 以上になった場合、入力信号のタイミングを規定する基準レベルは  $V_{IH}$  と  $V_{IL}$  です。

タイミングチャート

リードライトサイクル (同一バンク) @CAS Latency = 2, Burst Length = 4



シングルビットリードライトリードサイクル (同一ページ) @ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4



\*注記: 1. CLK が"Low"から"High"へ遷移するときに  $\overline{CS}$  を"High"とした場合、CKE、UDQM、LDQM を除く全ての入力を無効とします。

2. アクティブ、リードおよびライト時、A12 および A13 によってバンクを選択します。

A12	A13	アクティブ、リード、ライト
0	0	バンク A
0	1	バンク B
1	0	バンク C
1	1	バンク D

3. リードおよびライトコマンド入力時、A10 入力によりオートプリチャージ動作を選択、非選択します。

A10	A12	A13	動作
0	0	0	バースト動作終了後、バンク A はアイドル状態を保ちます。
1	0	0	バースト動作終了後、バンク A はオートプリチャージします。
0	0	1	バースト動作終了後、バンク B はアイドル状態を保ちます。
1	0	1	バースト動作終了後、バンク B はオートプリチャージします。
0	1	0	バースト動作終了後、バンク C はアイドル状態を保ちます。
1	1	0	バースト動作終了後、バンク C はオートプリチャージします。
0	1	1	バースト動作終了後、バンク D はアイドル状態を保ちます。
1	1	1	バースト動作終了後、バンク D はオートプリチャージします。

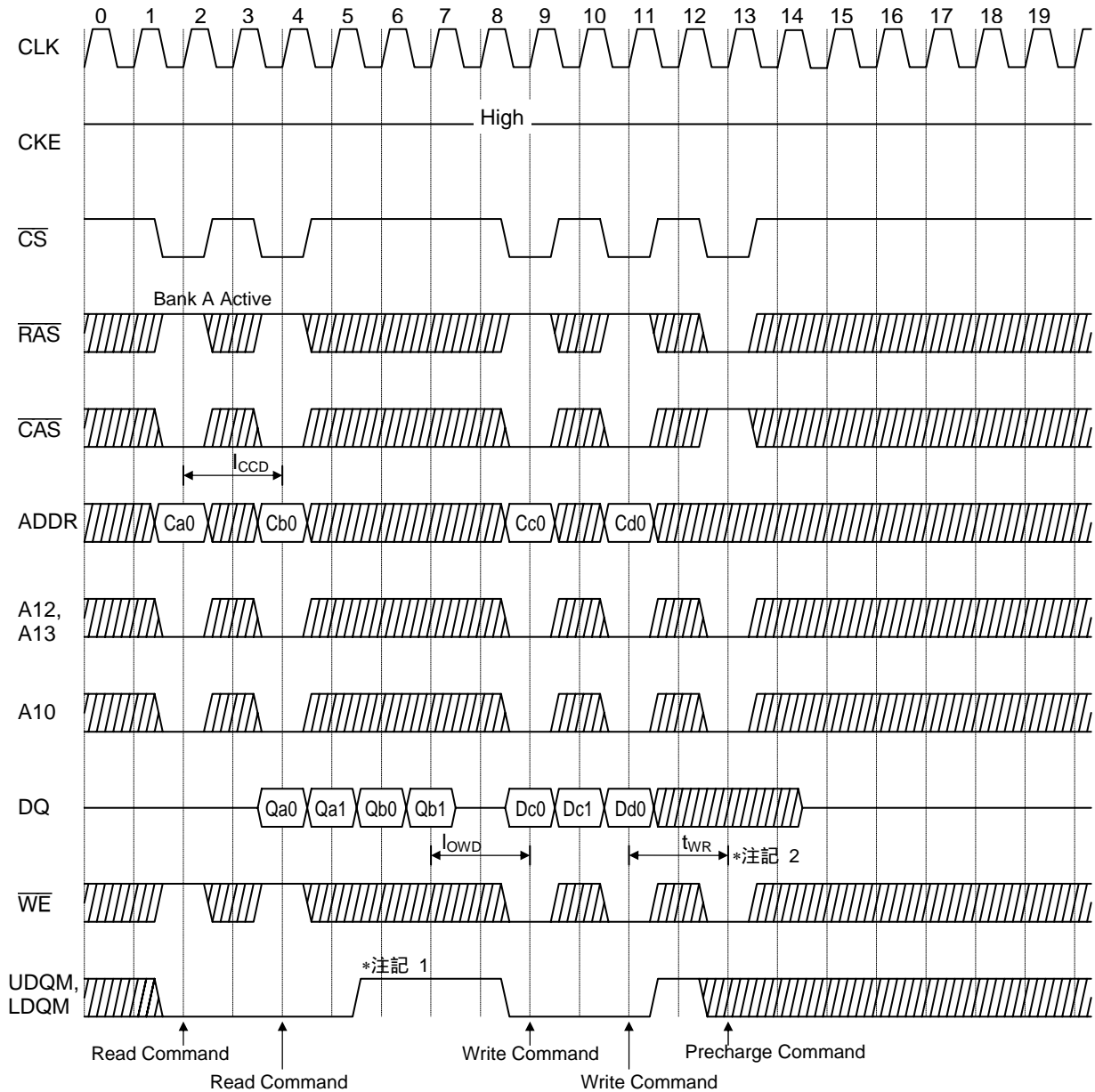
4. プリチャージコマンド入力時、A10、A12 および A13 入力によりプリチャージを行うバンクを選択します。

A10	A12	A13	動作
0	0	0	バンク A をプリチャージします。
0	0	1	バンク B をプリチャージします。
0	1	0	バンク C をプリチャージします。
0	1	1	バンク D をプリチャージします。
1	X	X	すべてのバンクをプリチャージします。

5. 入力データとライトコマンドは同一 CLK でラッチします。(ライトレイテンシ=0)

6. UDQM、LDQM 入力後 ( $1\text{CLK} + t_{0\text{HZ}}$ ) で出力を Hi-Z にします。

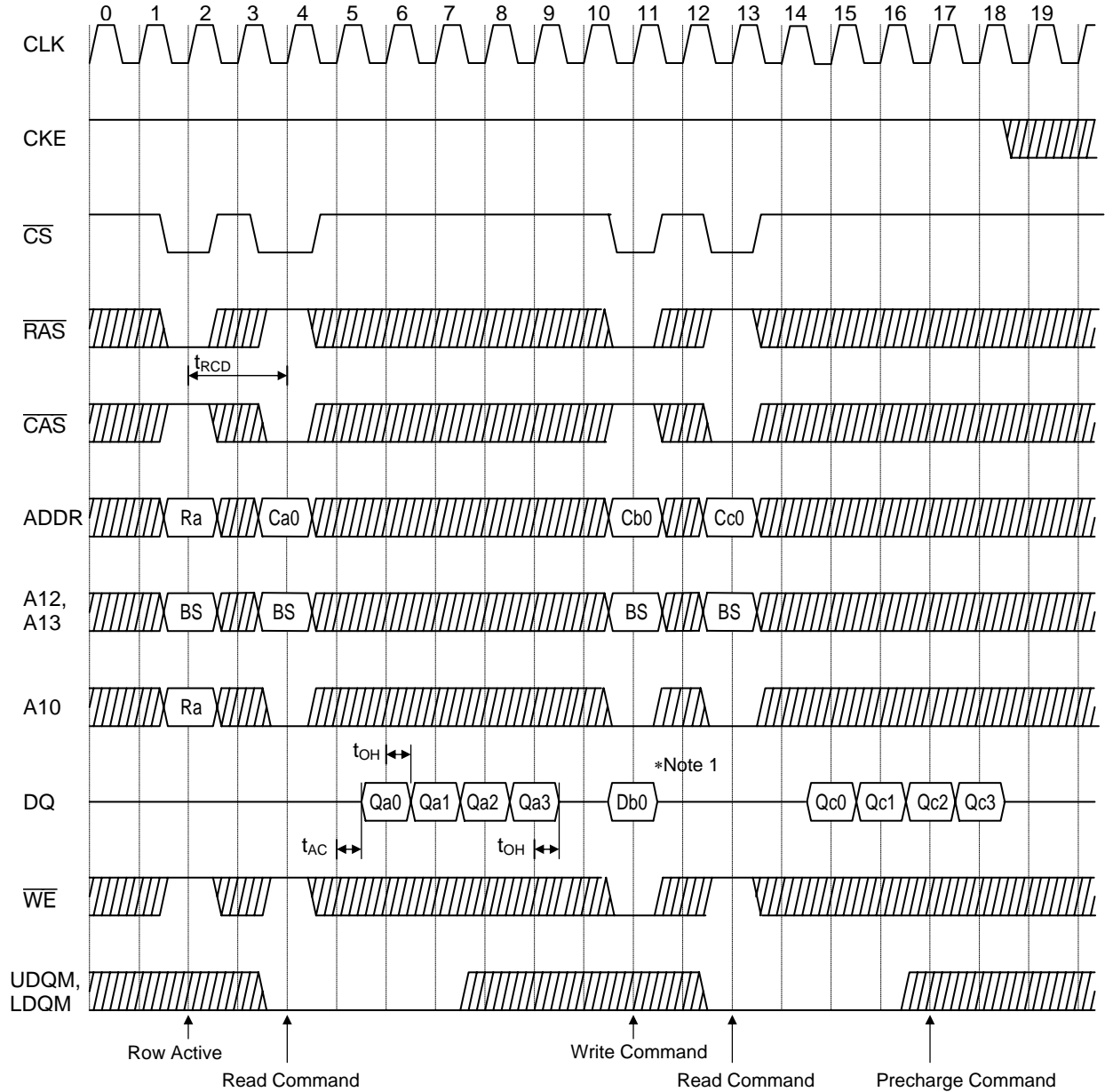
ページリードライトサイクル (同一ページ) @  $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4



- \*注記: 1. バーストリード終了時にライト動作する場合、ライトコマンド入力の3CLK前から3Cycleの間UDQM、LDQMを入力して下さい。  
 2. バーストライト終了時にロウプリチャージを行う場合、最終ライトデータ入力から  $t_{\text{WR}}$  時間待って下さい。  
 プリチャージ入力サイクルの入力データはライトしません。

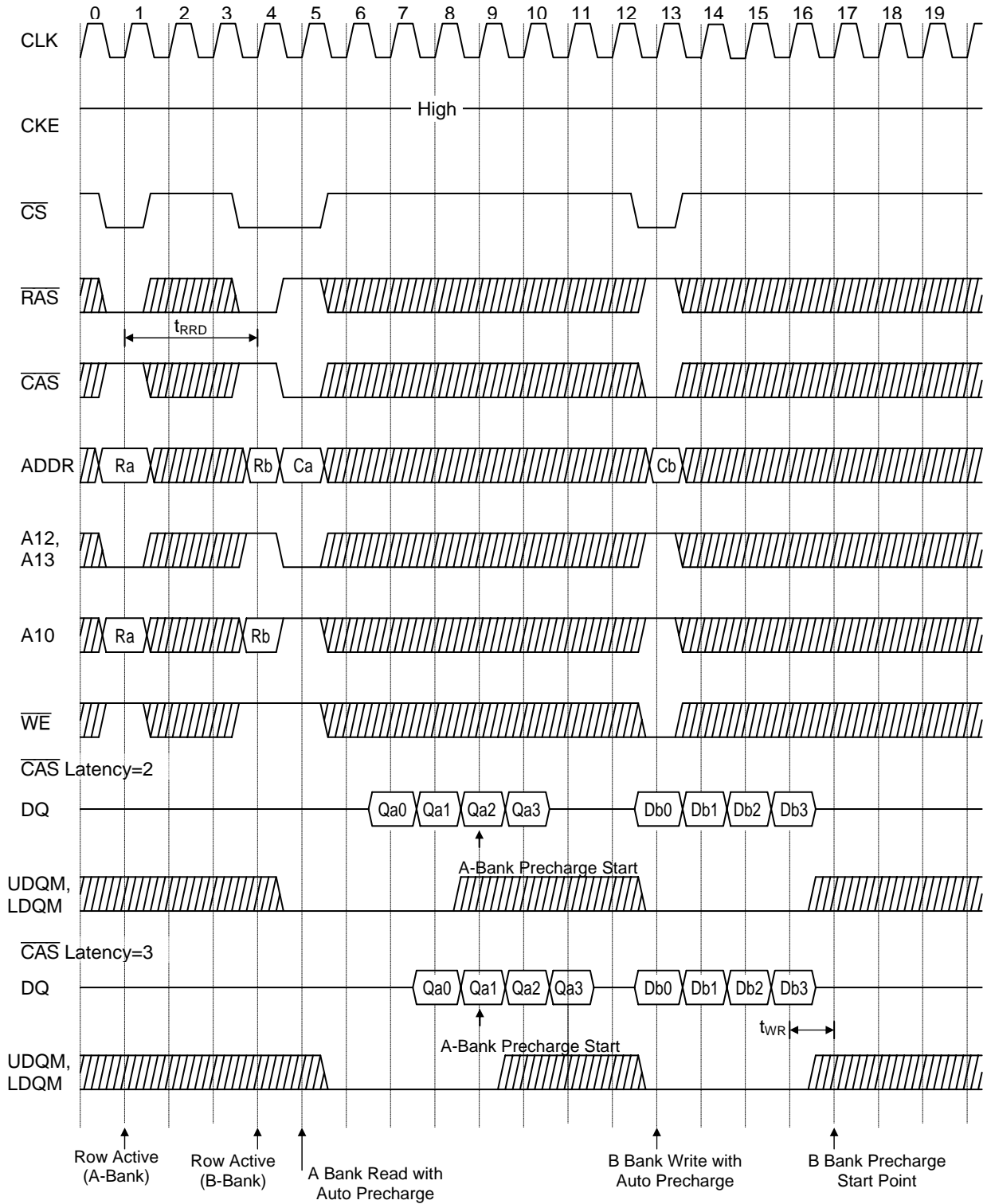


バーストリード&シングルライトサイクル (同一ページ) @ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4

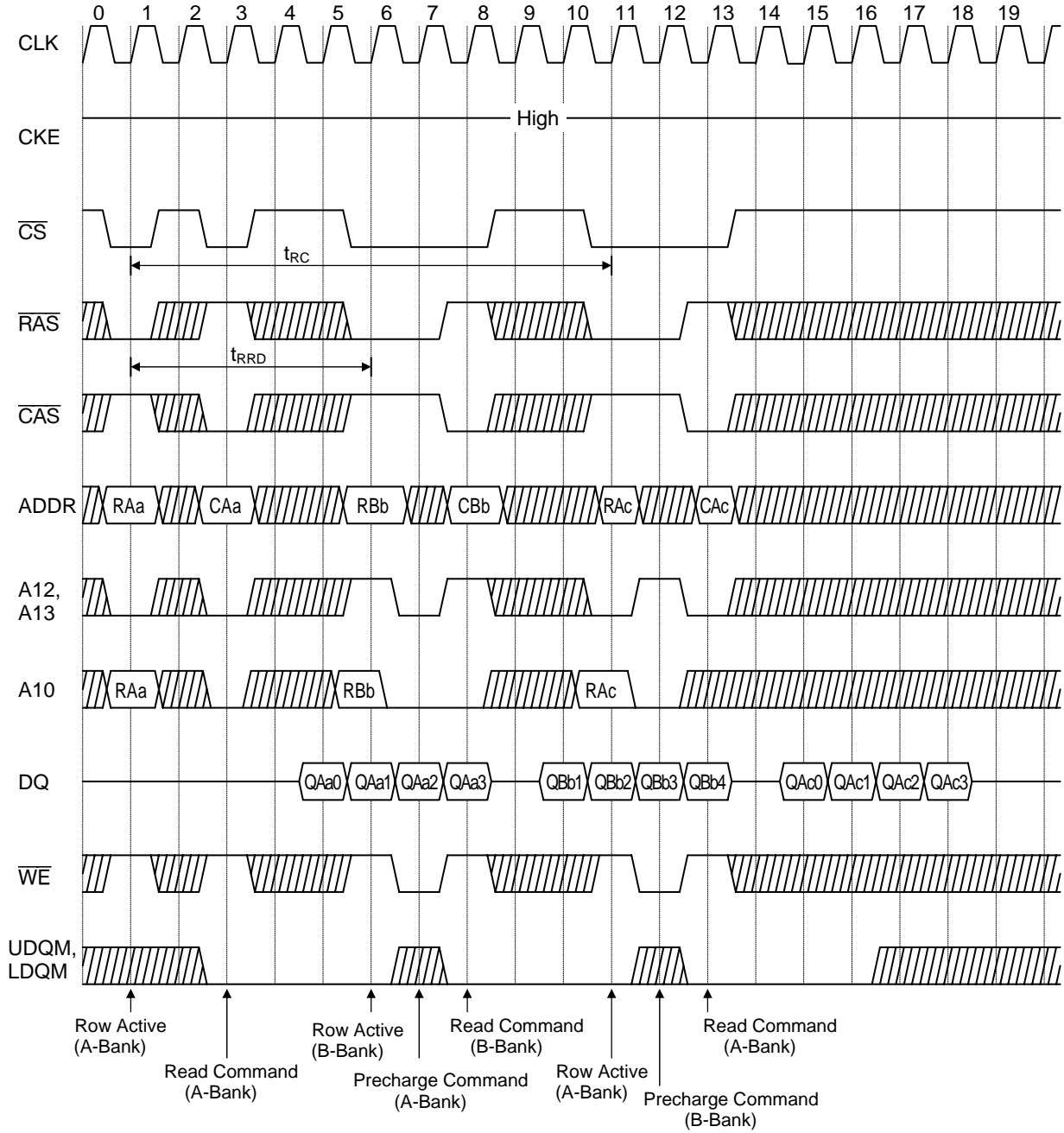


\*注記: 1. モードレジスタセットサイクル中に、A9を"High"にした場合、バースト長の設定にかかわらず、ライト時のバースト長は1ビットに設定されます。

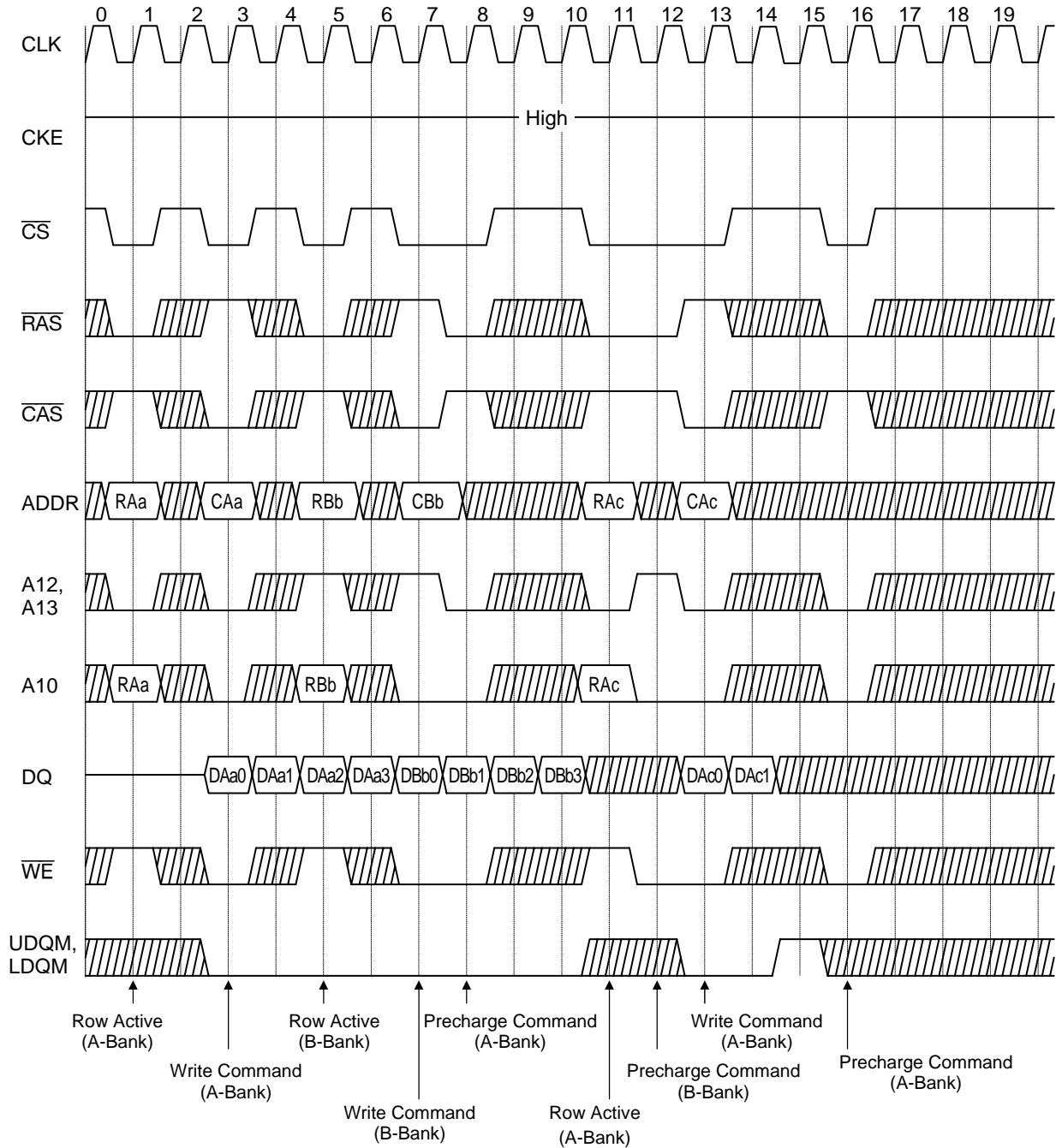
オートプリチャージサイクル@ Burst Length = 4



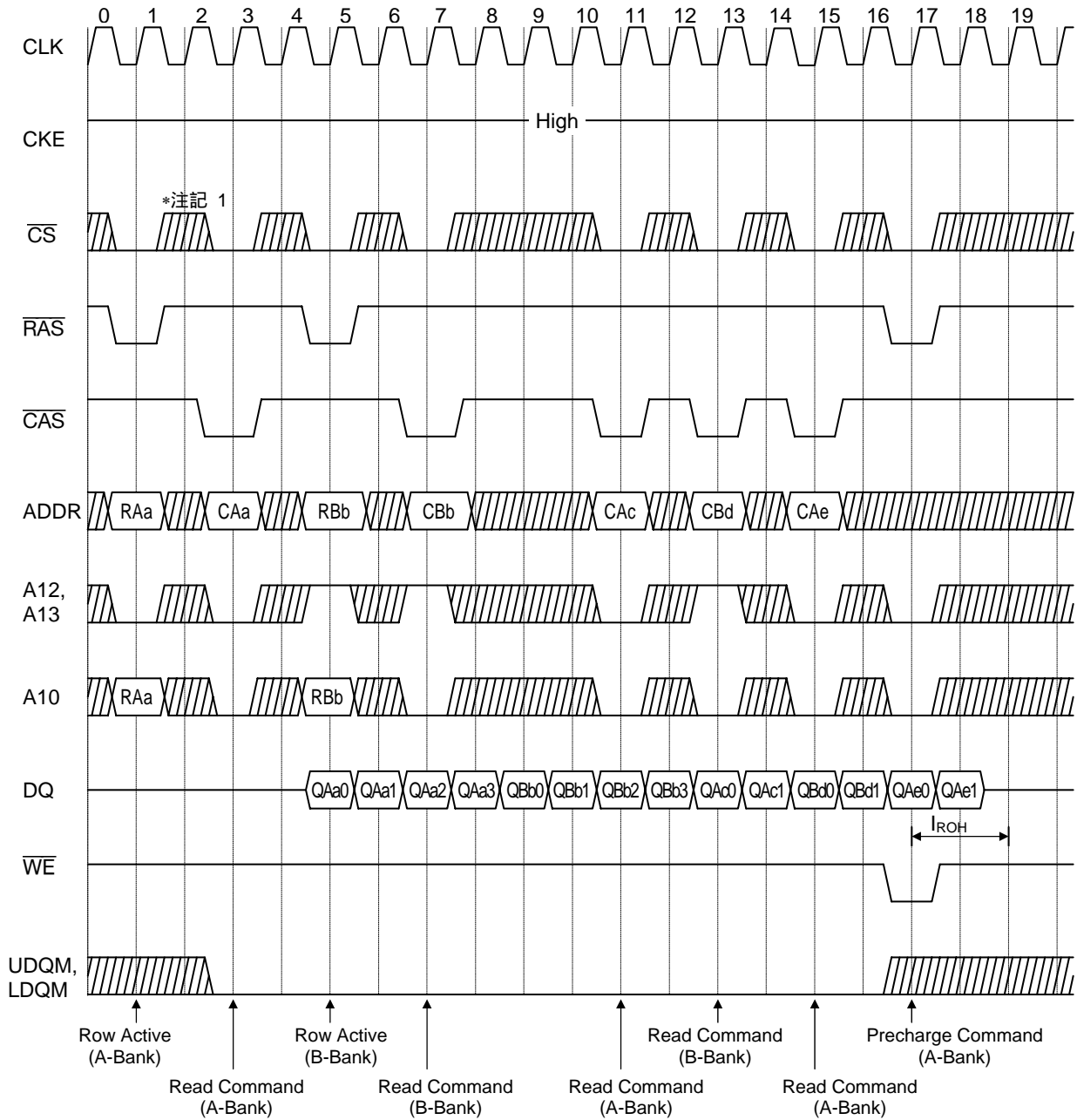
バンクインターリーブランダムロウリードサイクル@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4



バンクインターリーブランダムロウライトサイクル@CAS Latency = 2, Burst Length = 4

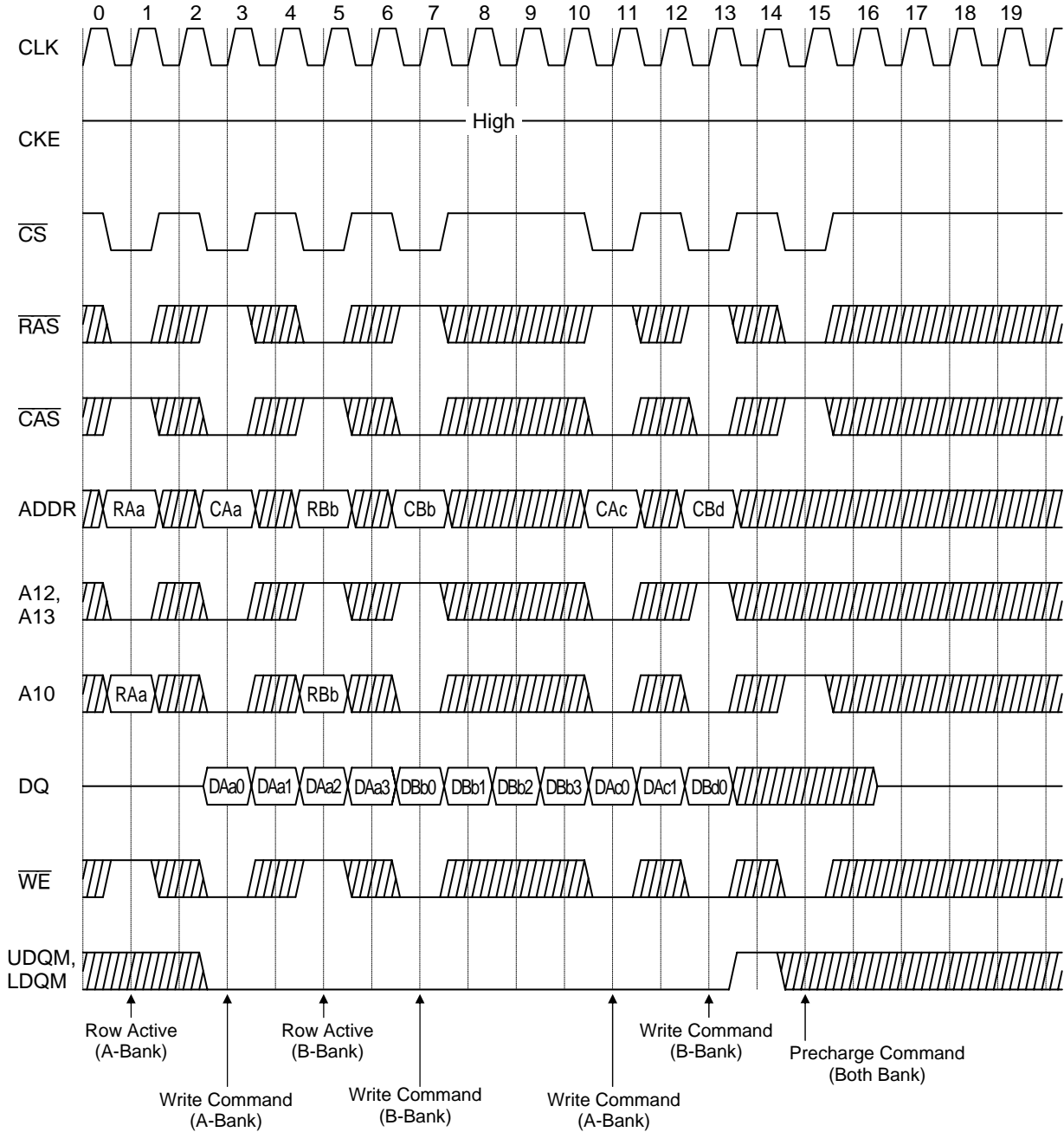


バンクインターリーブページリードサイクル@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4

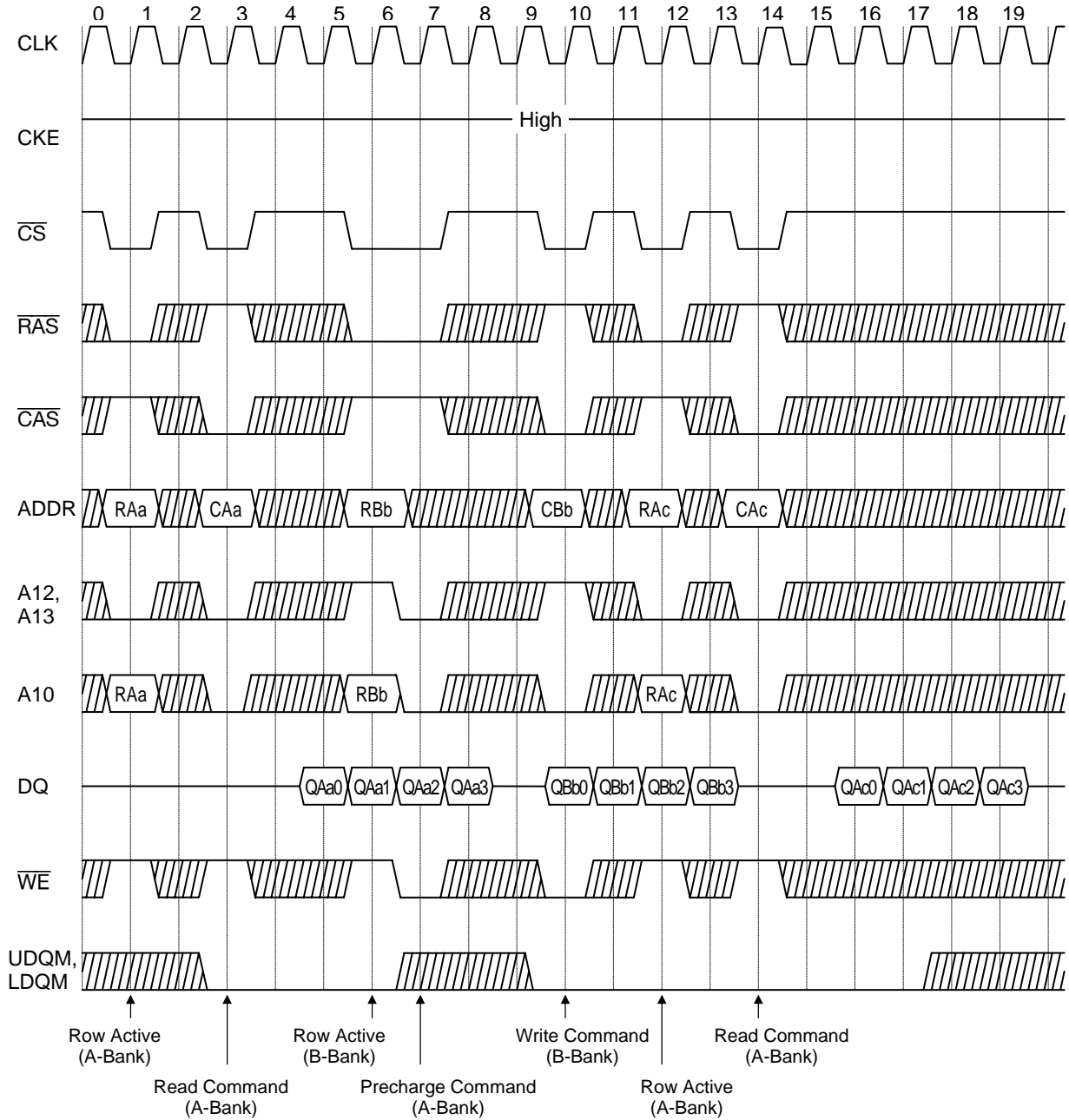


\*注記: 1.  $\overline{\text{RAS}}$ 、 $\overline{\text{CAS}}$ 、 $\overline{\text{WE}}$  を同一サイクルで"High"とした時、 $\overline{\text{CS}}$  入力は無視されます。

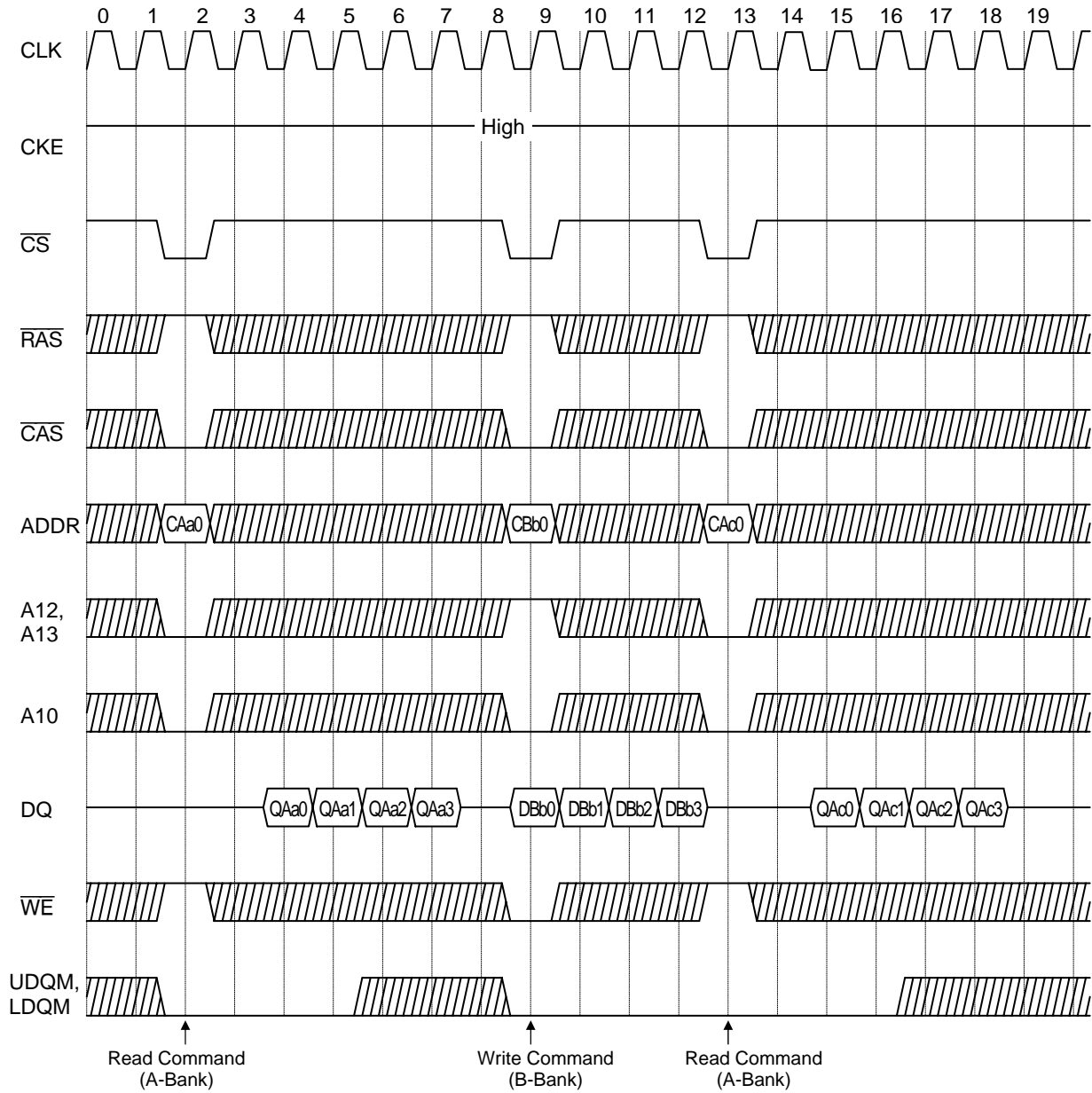
バンクインターリーブページライトサイクル@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4



バンクインターリーブランダムロウリードライトサイクル@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4

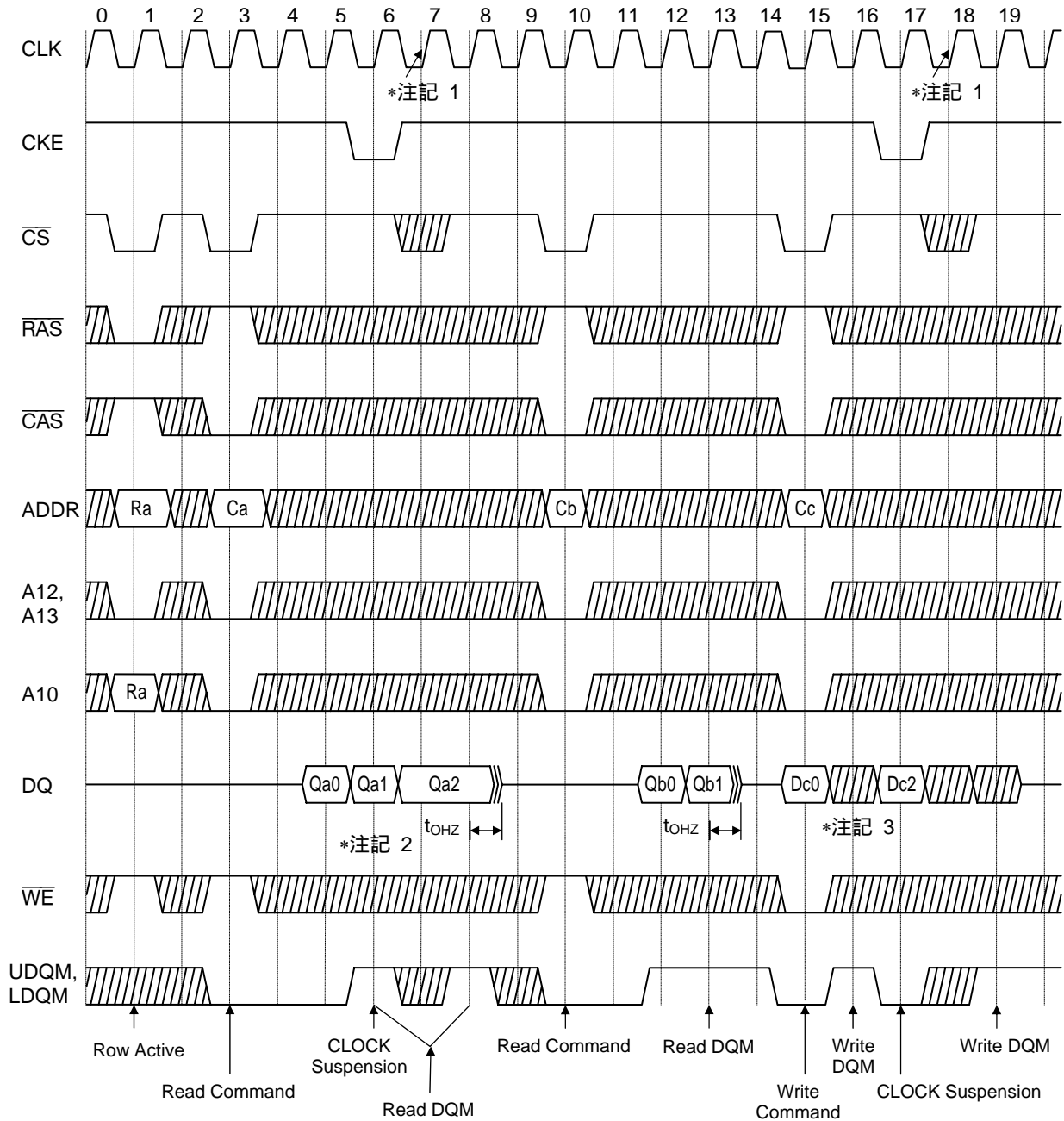


バンクインターリーブページリードライトサイクル@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4



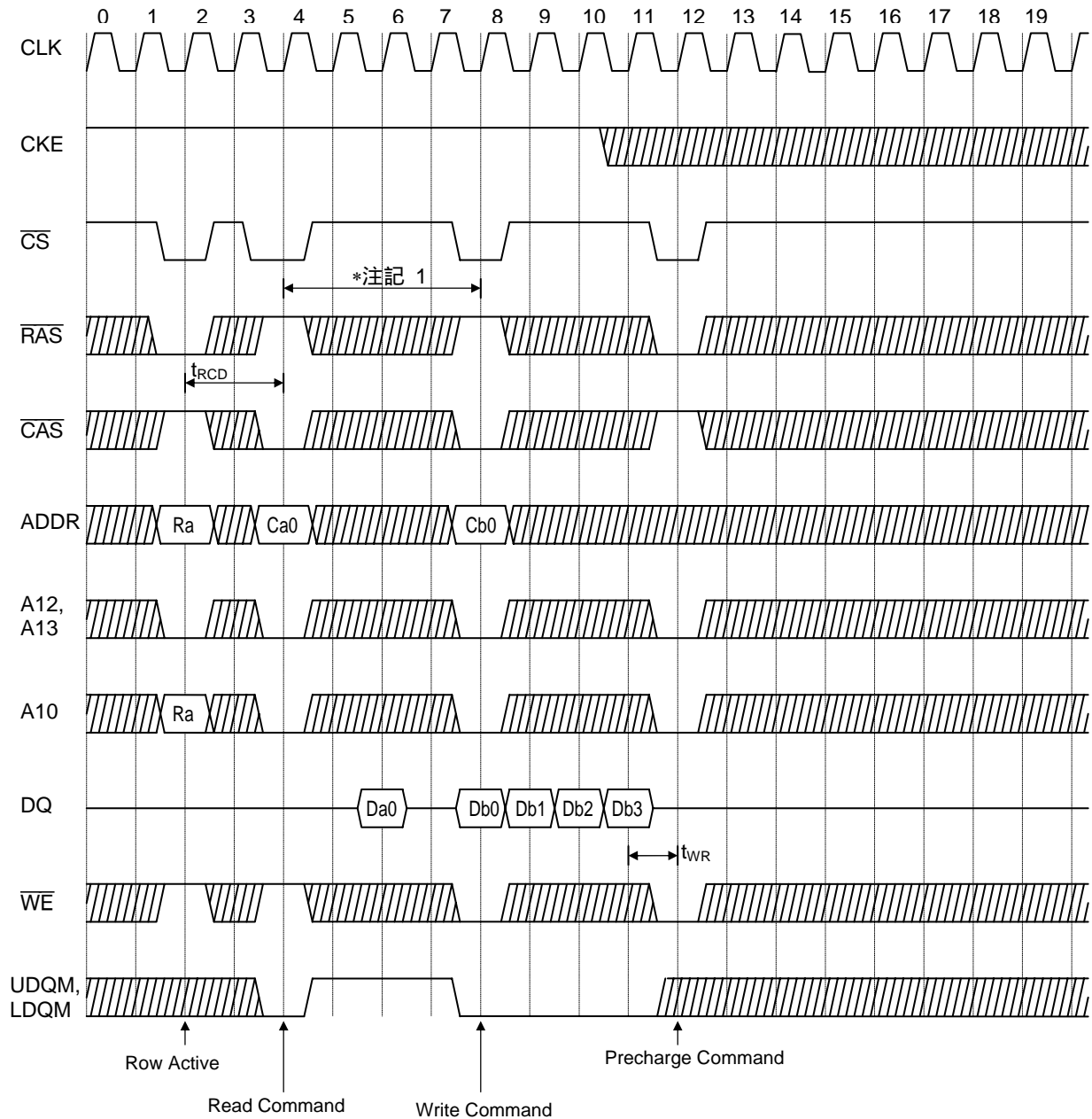


クロックサスペンド・DQ マスクサイクル@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4

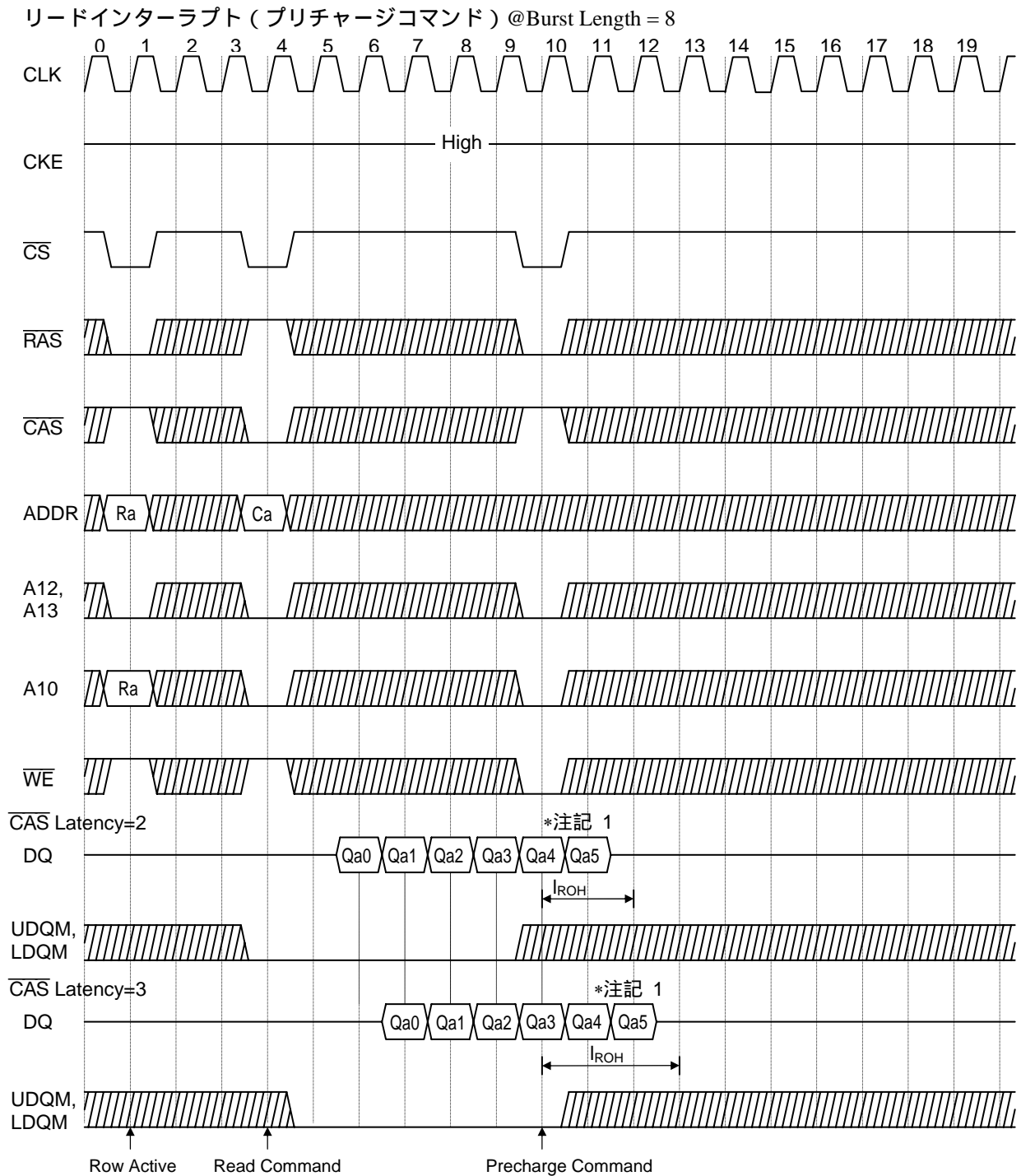


- \*注記: 1. クロックサスペンドを入力した場合、次の CLK を無視します。  
 2. UDQM、LDQM を入力した場合、2CLK 後のリードデータをマスクします。  
 3. UDQM、LDQM を入力した場合、同一 CLK のライトデータをマスクします。  
 4. LDQM を"High"とすることにより、DQ1 ~ DQ8 の入出力データをマスクします。  
 5. UDQM を"High"とすることにより、DQ9 ~ DQ16 の入出力データをマスクします。

リードトゥライトサイクル (同一バンク) @ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4

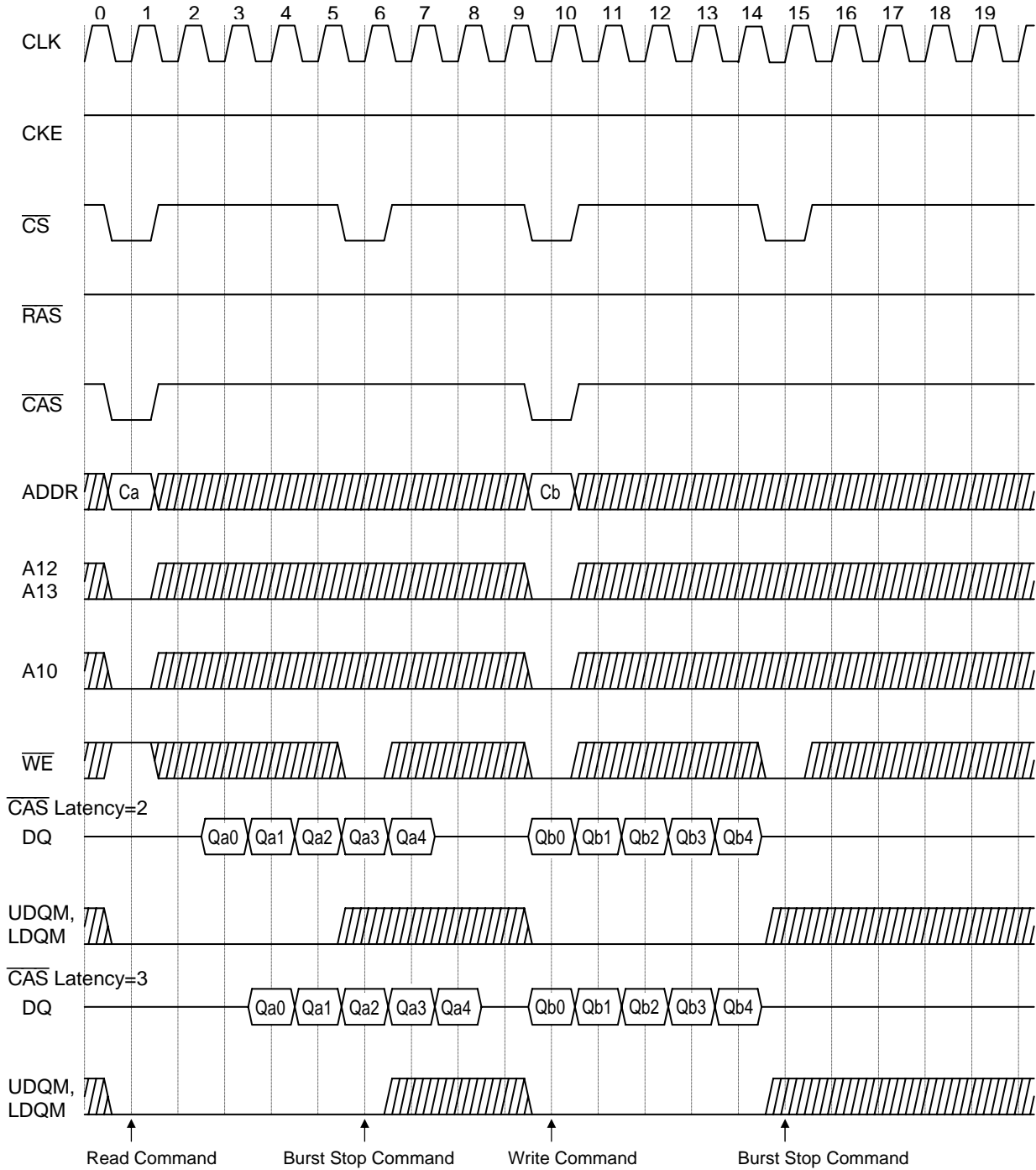


\*注記: 1.  $\overline{\text{CAS}}$  Latency = 3 の場合、リードサイクルはライトコマンドによってインタラプト可能です。コマンドの最小間隔は [バースト長+1] サイクルです。ライトコマンドの入力により、3 クロック以上前から UDQM、LDQM をハイレベルにしておく必要があります。

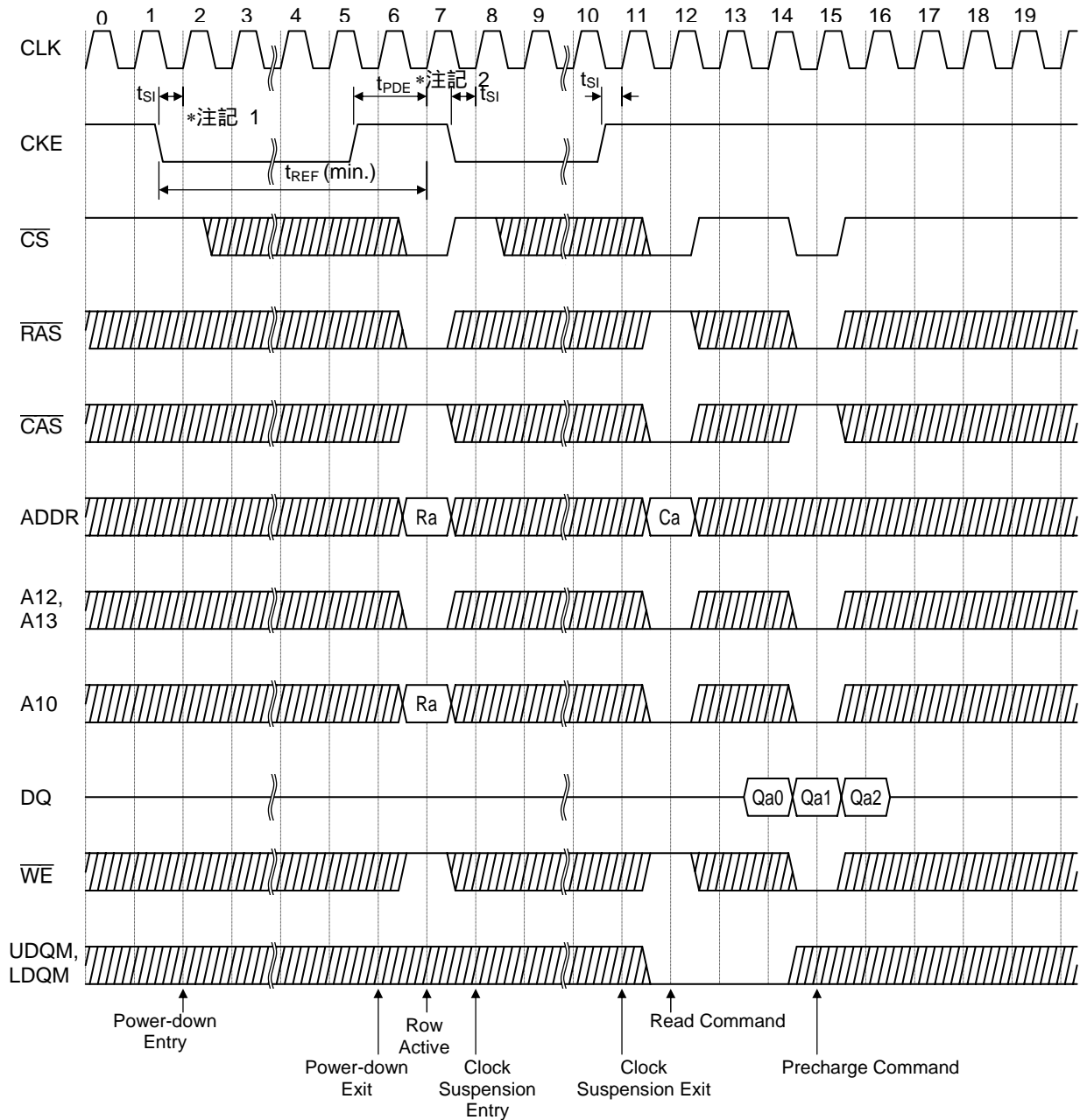


\*注記: 1. バーストリード終了前にロウプリチャージを入力した場合、プリチャージコマンド入力後、 $I_{ROH}(=\overline{CAS}$  Latency)以降のリードデータを出しません。

バーストストップコマンド@Burst Length = 8

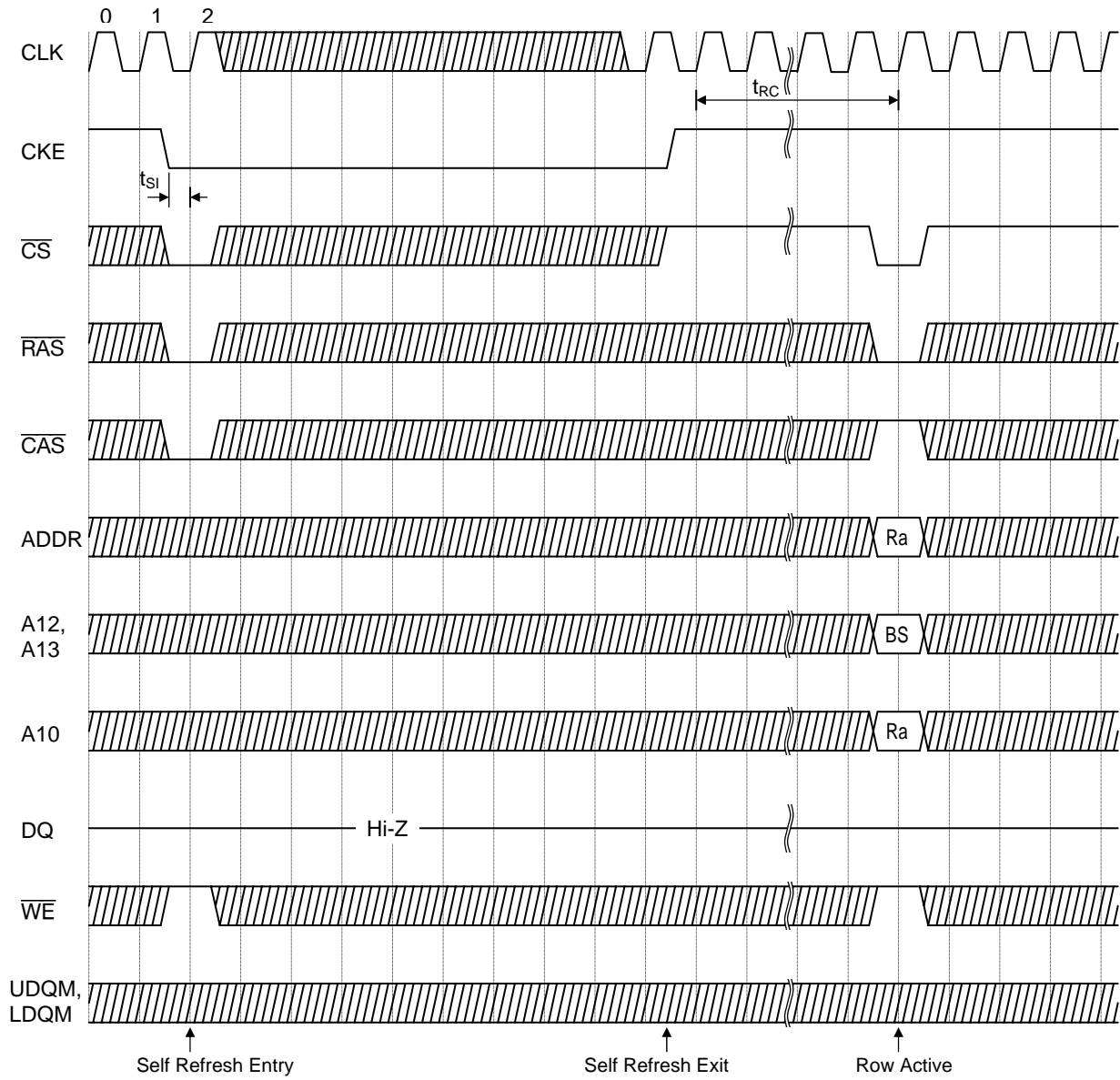


パワーダウンモード@ $\overline{\text{CAS}}$  Latency = 2, Burst Length = 4

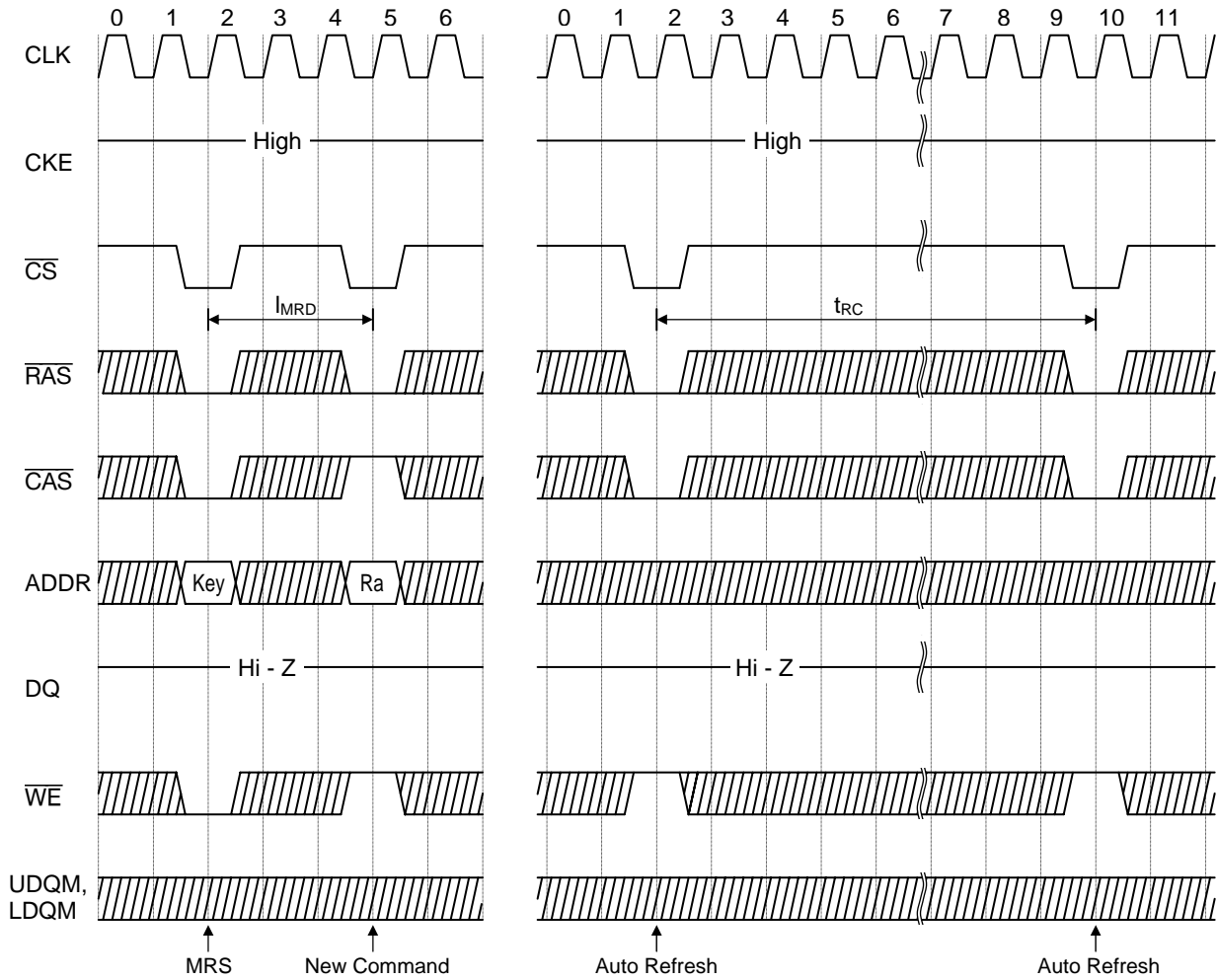


- \*注記: 1. 両バンクがプリチャージ状態時に CKE を"Low"とした場合、パワーダウンモードに入り、"Low"としている間パワーダウンモードを保持します。  
 2. パワーダウンモードを解除する時、CKE のセットアップ時間を  $t_{\text{PDE}}$  以上とった場合、同一 CLK の入力を取り込みます。

セルフリフレッシュサイクル



モードレジスタサイクル    オートリフレッシュサイクル



ファンクションテーブル (Table 1) (1/2)

状態 <sup>1</sup>	$\overline{CS}$	$\overline{RAS}$	$\overline{CAS}$	$\overline{WE}$	BA	ADDR	動作
アイドル	H	X	X	X	X	X	NOP
	L	H	H	H	X	X	NOP
	L	H	H	L	BA	X	ILLEGAL <sup>2</sup>
	L	H	L	X	BA	CA	ILLEGAL <sup>2</sup>
	L	L	H	H	BA	RA	ロウアクティブ
	L	L	H	L	BA	A10	NOP <sup>4</sup>
	L	L	L	H	X	X	オートリフレッシュ/セルフリフレッシュ <sup>5</sup>
	L	L	L	L	L	OP Code	モードレジスタライト
ロウ アクティブ	H	X	X	X	X	X	NOP
	L	H	H	X	X	X	NOP
	L	H	L	H	BA	CA, A10	リード
	L	H	L	L	BA	CA, A10	ライト
	L	L	H	H	BA	RA	ILLEGAL <sup>2</sup>
	L	L	H	L	BA	A10	プリチャージ
	L	L	L	X	X	X	ILLEGAL
リード	H	X	X	X	X	X	NOP (バースト終了後ロウアクティブ状態を保つ)
	L	H	H	H	X	X	NOP (バースト終了後ロウアクティブ状態を保つ)
	L	H	H	L	X	X	バーストを中断し、ロウアクティブ状態を保つ
	L	H	L	H	BA	CA, A10	バーストを中断し、新しいバーストリードを開始 <sup>3</sup>
	L	H	L	L	BA	CA, A10	バーストを中断し、新しいバーストライトを開始 <sup>3</sup>
	L	L	H	H	BA	RA	ILLEGAL <sup>2</sup>
	L	L	H	L	BA	A10	バーストを中断し、ロウプリチャージを行う
	L	L	L	X	X	X	ILLEGAL
ライト	H	X	X	X	X	X	NOP (バースト終了後ロウアクティブ状態を保つ)
	L	H	H	H	X	X	NOP (バースト終了後ロウアクティブ状態を保つ)
	L	H	H	L	X	X	バーストを中断し、ロウアクティブ状態を保つ
	L	H	L	H	BA	CA, A10	バーストを中断し、新しいバーストリードを開始 <sup>3</sup>
	L	H	L	L	BA	CA, A10	バーストを中断し、新しいバーストライトを開始 <sup>3</sup>
	L	L	H	H	BA	RA	ILLEGAL <sup>2</sup>
	L	L	H	L	BA	A10	バーストを中断し、ロウプリチャージを行う <sup>3</sup>
	L	L	L	X	X	X	ILLEGAL
リード& オート プリチャージ	H	X	X	X	X	X	NOP (バースト終了後ロウプリチャージを行う)
	L	H	H	H	X	X	NOP (バースト終了後ロウプリチャージを行う)
	L	H	H	L	BA	X	ILLEGAL <sup>2</sup>
	L	H	L	H	BA	CA, A10	ILLEGAL <sup>2</sup>
	L	H	L	L	X	X	ILLEGAL
	L	L	H	X	BA	RA, A10	ILLEGAL <sup>2</sup>
	L	L	L	X	X	X	ILLEGAL
ライト& オート プリチャージ	H	X	X	X	X	X	NOP (バースト終了後ロウプリチャージを行う)
	L	H	H	H	X	X	NOP (バースト終了後ロウプリチャージを行う)
	L	H	H	L	BA	X	ILLEGAL <sup>2</sup>
	L	H	L	H	BA	CA, A10	ILLEGAL <sup>2</sup>



ファンクショントウルーステーブル (Table 1) (2/2)

状態 <sup>1</sup>	$\overline{CS}$	RAS	$\overline{CAS}$	WE	BA	ADDR	動作
ライト& オート プリチャージ	L	H	L	L	X	X	ILLEGAL
	L	L	H	X	BA	RA, A10	ILLEGAL <sup>2</sup>
	L	L	L	X	X	X	ILLEGAL
プリチャージ	H	X	X	X	X	X	NOP --> $t_{RP}$ 後アイドル状態
	L	H	H	H	X	X	NOP --> $t_{RP}$ 後アイドル状態
	L	H	H	L	BA	X	ILLEGAL <sup>2</sup>
	L	H	L	X	BA	CA	ILLEGAL <sup>2</sup>
	L	L	H	H	BA	RA	ILLEGAL <sup>2</sup>
	L	L	H	L	BA	A10	NOP <sup>4</sup>
	L	L	L	X	X	X	ILLEGAL
	L	L	L	X	X	X	ILLEGAL
ライト リカバリ	H	X	X	X	X	X	NOP
	L	H	H	H	X	X	NOP
	L	H	H	L	BA	X	ILLEGAL <sup>2</sup>
	L	H	L	X	BA	CA	ILLEGAL <sup>2</sup>
	L	L	H	H	BA	RA	ILLEGAL <sup>2</sup>
	L	L	H	L	BA	A10	ILLEGAL <sup>2</sup>
	L	L	L	X	X	X	ILLEGAL
ロウ アクティブ	H	X	X	X	X	X	NOP --> $t_{RCD}$ 後ロウアクティブ状態
	L	H	H	H	X	X	NOP --> $t_{RCD}$ 後ロウアクティブ状態
	L	H	H	L	BA	X	ILLEGAL <sup>2</sup>
	L	H	L	X	BA	CA	ILLEGAL <sup>2</sup>
	L	L	H	H	BA	RA	ILLEGAL <sup>2</sup>
	L	L	H	L	BA	A10	ILLEGAL <sup>2</sup>
	L	L	L	X	X	X	ILLEGAL
リフレッシュ	H	X	X	X	X	X	NOP --> $t_{RC}$ 後アイドル状態
	L	H	H	X	X	X	NOP --> $t_{RC}$ 後アイドル状態
	L	H	L	X	X	X	ILLEGAL
	L	L	H	X	X	X	ILLEGAL
	L	L	L	X	X	X	ILLEGAL
モード レジスタ アクセス	H	X	X	X	X	X	NOP
	L	H	H	H	X	X	NOP
	L	H	H	L	X	X	ILLEGAL
	L	H	L	X	X	X	ILLEGAL
	L	L	X	X	X	X	ILLEGAL

## 略語

RA = ロウアドレス      BA = バンクアドレス      NOP = ノーオペレーションコマンド  
CA = カラムアドレス      AP = オートプリチャージ

- \*注記: 1. 全ての入力は、1cycle 前に CKE を "High" とした時にイネーブルとなります。  
2. 規定の状態において禁止です。しかし、バンクの選択状況により可能な場合もあります。  
3. バスの混乱を避けるために  $t_{CCD}$ 、 $t_{WR}$  を満足させて下さい。  
4. プリチャージ中又はアイドル状態にあるバンクに対しては無効となりますが、BA 又は A10 により、アクティブ状態のバンクをプリチャージします。  
5. 4バンクのうちいずれか、または全てのバンクがアイドル状態でないとき禁止します。

ファンクショントウルーステーブル (CKE) (Table 2)

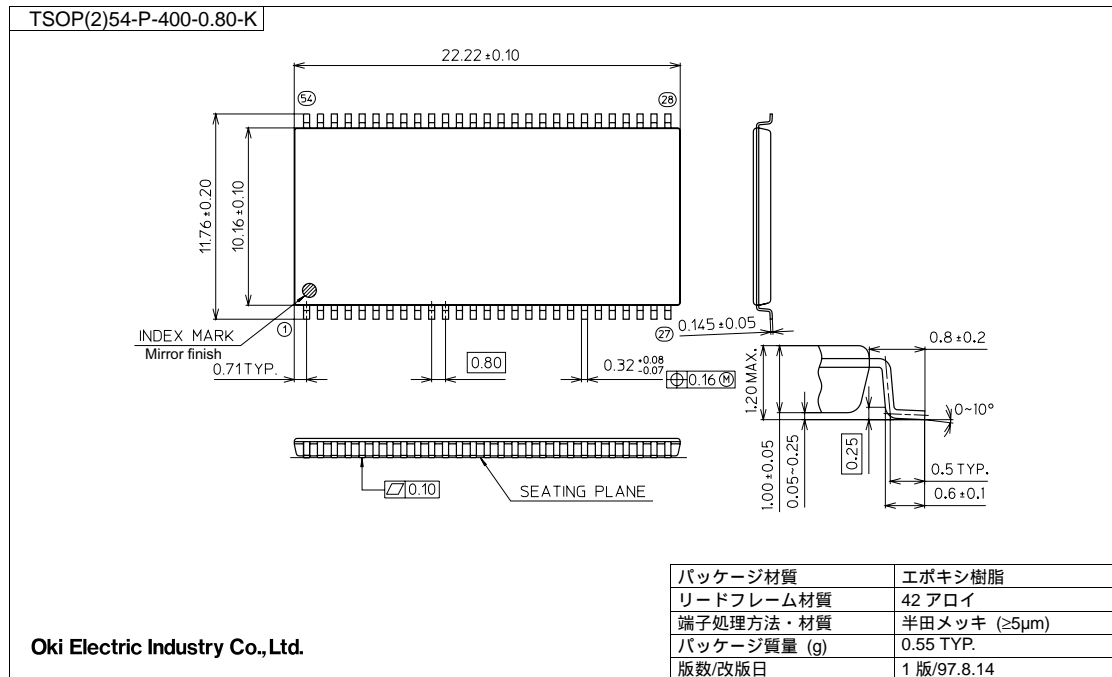
状態 (n)	CKEn-1	CKEn	$\overline{CS}$	RAS	CAS	$\overline{WE}$	ADDR	動作
セルフ リフレッシュ	H	X	X	X	X	X	X	INVALID
	L	H	H	X	X	X	X	セルフリフレッシュ解除 --> ABI
	L	H	L	H	H	H	X	セルフリフレッシュ解除 --> ABI
	L	H	L	H	H	L	X	ILLEGAL
	L	H	L	H	L	X	X	ILLEGAL
	L	H	L	L	X	X	X	ILLEGAL <sup>6</sup>
	L	L	X	X	X	X	X	NOP (セルフリフレッシュ継続)
パワー ダウン	H	X	X	X	X	X	X	INVALID
	L	H	H	X	X	X	X	パワーダウン解除 --> ABI
	L	H	L	H	H	H	X	パワーダウン解除 --> ABI
	L	H	L	H	H	L	X	ILLEGAL
	L	H	L	H	L	X	X	ILLEGAL
	L	H	L	L	X	X	X	ILLEGAL <sup>7</sup>
	L	L	X	X	X	X	X	NOP (パワーダウン継続)
両バンク アイドル (ABI)	H	H	X	X	X	X	X	Refer to Table 1
	H	L	H	X	X	X	X	パワーダウン開始
	H	L	L	H	H	H	X	パワーダウン開始
	H	L	L	H	H	L	X	ILLEGAL
	H	L	L	H	L	X	X	ILLEGAL
	H	L	L	L	H	L	X	ILLEGAL
	H	L	L	L	L	H	X	セルフリフレッシュ開始
	H	L	L	L	L	L	X	ILLEGAL
	L	L	X	X	X	X	X	NOP
その他	H	H	X	X	X	X	X	Refer to Operations in Table 1
	H	L	X	X	X	X	X	次のサイクルのクロックをサスペンド
	L	H	X	X	X	X	X	次のサイクルのクロックをイネーブル
	L	L	X	X	X	X	X	クロックサスペンド継続

\*注記: 6. CKE の" L "から" H "への遷移に対して  $t_{RC}$  を満足した場合、CKE は非同期状態となり、同一 cycle 内でのコマンド入力が可能です。

7. CKE の" L "から" H "への遷移に対して  $t_{PDE}$  を満足した場合、CKE は非同期状態となり、同一 cycle 内でのコマンド入力が可能です。

## パッケージ寸法図

(単位: mm)



## 表面実装型パッケージ実装上のご注意

TSOP は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件（リフロー方法、温度、回数）、保管条件などを弊社担当営業まで必ずお問い合わせください。

## 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
PJDD56V62160J-01	2004.4.22	–	–	暫定初版発行
PJDD56V62160J-02	2004.6.18	5	5	ピン容量 Min.規格削除
		9, 11	9, 11	AC 規格見直し
FJDD56V62160J-01	2005.1.19	–	–	正式版発行
FJDD56V62160J-02	2005.3.14	–	–	正式版第 2 版(ランク追加)発行
FJDD56V62160J-03	2005.3.14	5	5	オーバーシュート/アンダーシュート規格追加
FJDD56V62160J-04	2005.7.7	4	–	回路構成削除
FJDD56V62160J-05	2005.7.19	9	9	出力負荷変更
FJDD56V62160J-06	2005.8.17	11	11	出力負荷変更(未修正部分)
FJDD56V62160J-07	2006.1.27	1, 5, 6, 8, 9, 10, 11	1, 5, 6, 8, 9, 10, 11	6 ランク削除
		9, 11, 27	9, 11, 27	バーストストップコマンドから CKE の遅延時間規定
FJDD56V62162J-01	2007.1.30	–	–	品名変更
FJDD56V62162J-02	2007.2.13	11, 27	11, 27	バーストストップコマンドから CKE の遅延時間規定の削除
FJDD56V62162J-03	2008.2.29	11	11	バーストストップコマンドから CKE の遅延時間規定の削除(前版での削除漏れへの対応)

## ご注意

1. 本書に記載された内容は、製品改善及び技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、その情報が最新のものであることをご確認ください。
2. 本書に記載された動作概要及び応用回路例は、本製品の標準的な動作や使い方を説明するためのものです。したがって、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。
3. 設計に際しましては、**最大定格、動作電源電圧範囲、放熱特性など保証範囲内でお使いください。保証値を超えての使用など本製品の誤った使用または不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。**
4. 本製品及び本書に記載された情報や図面等の使用に関して、当社は、第三者の工業所有権・知的所有権及びその他の権利に対する保証または実施権の許諾を行うものではありません。したがって、その使用に起因する第三者の権利侵害に対し、当社は責任を負いかねますのでご了承ください。
5. 当社は品質、信頼性の向上に努めておりますが、部品の性格上、ある確率の欠陥、故障が不可避だと考えられます。当社製品をお使いの場合には、この様な故障が生じましても直接人命を脅かしたり、身体または財産に危害を生じさせないよう、装置やシステム上で十分な安全設計をお願いします。
6. 本書記載の製品は、一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、身体または財産に危害を及ぼす恐れのある装置やシステム(交通機器、安全装置、航空・宇宙機器、原子力制御、生命維持装置を含む医療機器など)に使用をお考えのお客様は、必ず事前に当社販売窓口までご相談ください。
7. 本書に記載された製品には、「外国為替及び外国貿易管理法」に基づく戦略物資等に該当するものがあります。したがって、該当製品またはその一部を輸出する場合には、同法に基づく日本国政府の輸出許可が必要となりますので、その申請手続きをお取りください。
8. 本書の内容については万全を期しておりますが、お気付きの点等がございましたら下記までご連絡下さい。

〒108-8551 東京都港区芝浦4丁目10番3号  
沖電気工業株式会社  
シリコンソリューションカンパニー 販売本部  
TEL.(03)5445 - 6027(直通)

9. 本書に記載された内容を、当社に無断で転載または複製することをご遠慮ください。

Copyright 2007 OKI ELECTRIC INDUSTRY CO., LTD.

**OKI** 沖電気工業株式会社

〒108-8551 東京都港区芝浦4丁目10番3号(本社別館)  
シリコンソリューションカンパニー <http://www.okisemi.com/jp/>