

Plug & Play 用メモリシリーズ

EDID 用メモリ (ディスプレイ用)

BR24C21, BR24C21F, BR24C21FJ, BR24C21FV,
BU9882-W, BU9882F-W, BU9882FV-W



No.11002JCT02

BR24C21, BR24C21F, BR24C21FJ, BR24C21FV

●概要

DDC1TM/DDC2TMに対応した DISPLAY 用 IDROM です。

●特長

- 1) DDC1TM/DDC2TMともに対応しています。
- 2) 2.5~5.5V 単一動作でバッテリーユースにも最適
- 3) 工場出荷時の初期値書き込みに有利なページライトモード(最大 8byte)
- 4) 低消費電流である。
動作時(5V 時) : 1.5mA(Typ)
待機時(5V 時) : 0.1μA(Typ)
- 5) 読み出し動作時のアドレスオートインクリメント機能
- 6) 誤書き込み防止機能
ライトイネーブル機能(VCLK)
低電圧時の誤書き込み禁止回路内蔵
- 7) DIP-T8/SOP8/SOP-J8/SSOP-B8
- 8) 出荷時データ=FFh
- 9) 10 年間のデータ保持が可能
- 10) 100,000 回のデータ書き換えが可能

●絶対最大定格

項目	記号	定格	単位
印加電圧	V _{CC}	-0.3~6.5	V
許容損失	P _d	800 (DIP-T8) ※1	mW
		450 (SOP8) ※2	
		450 (SOP-J8) ※3	
		350 (SSOP-B8) ※4	
保存温度範囲	T _{stg}	-65~125	°C
動作温度範囲	T _{opr}	-40~85	°C
各端子電圧	-	-0.3~V _{CC} +0.3	V

※ Ta=25°C以上で使用する場合は1°Cにつき、8.0mW(※1)、4.5mW(※2、※3)、3.5mW(※4)を減じる。

●推奨動作条件

項目	記号	定格	単位
電源電圧	V _{CC}	2.5~5.5	V
入力電圧	V _{IN}	0~V _{CC}	V

●メモリセル特性

項目	規格値			単位
	最小	標準	最大	
データ書き換え回数	100,000	-	-	回
データ保持年数	10	-	-	年

●電气的特性(特に指定のない限り、Ta=-40~85°C, Vcc=2.5~5.5V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
H入力電圧 1	VIH1	0.7Vcc	-	-	V	SCL, SDA
L入力電圧 1	VIL1	-	-	0.3Vcc	V	SCL, SDA
H入力電圧 2	VIH2	2.0	-	-	V	VCLK
L入力電圧 2	VIL2	-	-	0.8	V	VCLK, Vcc≥4.0V
H入力電圧 3	VIL3	-	-	0.2Vcc	V	VCLK, Vcc<4.0V
L出力電圧	VOL	-	-	0.4	V	SDA, IOL=3.0mA
入力リーク電流	ILI	-1	-	1	μA	SCL, VCLK, VIN=0V~Vcc
出力リーク電流	ILO	-1	-	1	μA	SDA, VOUT=0V~Vcc
動作時消費電流	ICC	-	-	3.0	mA	Vcc=5.5V, fSCL=400kHz
スタンバイ電流	ISB	-	10	100	μA	Vcc=5.5V, SDA=SCL=Vcc, VCLK=GND ※1

耐放射線設計はしていません。

※1 トランスミットオンリーモード時…電源投入後 VCLK にクロックが入力されるまでの間スタンバイとなります。

VCLK にクロックが入力されるとトランスミットオンリーモードになり動作電流が流れます。

バイディレクショナルモード時…各コマンド終了時にはスタンバイとなります。

●ブロック図

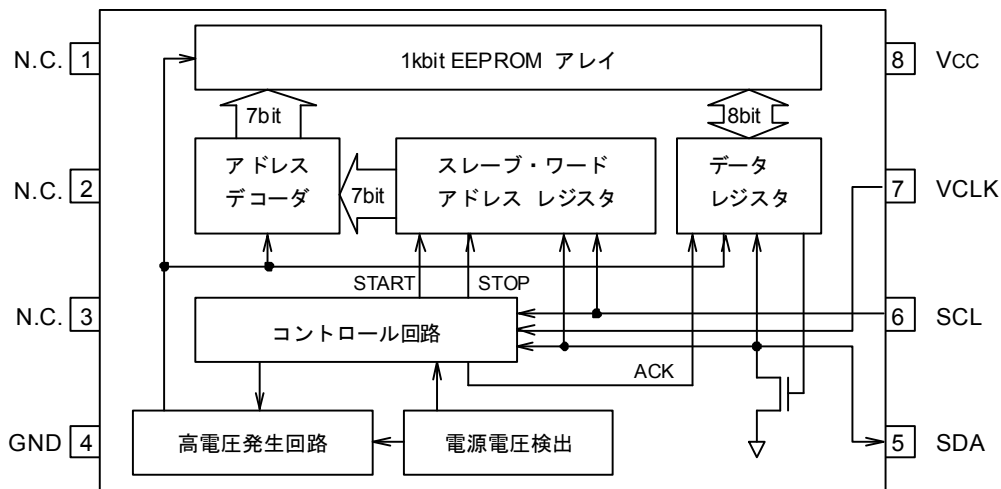


Fig.1 ブロック図

●端子配置と説明

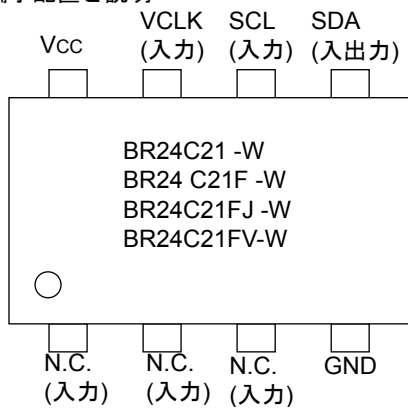


Fig.2 端子配置図

端子名	入出力	機能
Vcc	-	電源を接続して下さい。
GND	-	全入出力端子の基準電圧、0V
N.C.	-	無接続
SCL	入力	バイディレクショナルモード用シリアルクロック入力端子
SDA	入力/出力	スレーブ及びワードアドレス シリアルデータ入力・シリアルデータ出力端子
VCLK	入力	トランスミット・オンリーモード時、クロック入力端子 バイディレクショナルモード時、ライトイネーブル端子

OSDA 端子は、Nch オープンドレインの出力ですので外部にプルアップ抵抗を付加して使用してください。

●動作 AC 特性(特に指定のない限り Ta=-40~85°C、Vcc=2.5~5.5V)

項目	記号	Fast-mode VCC=2.5~5.5V			Standard-mode VCC=2.5~5.5V			単位
		最小	標準	最大	最小	標準	最大	
SCL 周波数	fSCL	-	-	400	-	-	100	kHz
データクロック “H” 時間	tHIGH	0.6	-	-	4.0	-	-	μs
データクロック “L” 時間	tLOW	1.3	-	-	4.7	-	-	μs
SDA・SCL の立ち上がり時間	tR	-	-	0.3	-	-	1.0	μs
SDA・SCL の立ち下がり時間	tF	-	-	0.3	-	-	0.3	μs
スタートコンディションホールド時間	tHD:STA	0.6	-	-	4.0	-	-	μs
スタートコンディションセットアップ時間	tSU:STA	0.6	-	-	4.7	-	-	μs
入力データホールド時間	tHD:DAT	0	-	-	0	-	-	ns
入力データセットアップ時間	tSU:DAT	100	-	-	250	-	-	ns
出力データ遅延時間 (SCL)	tPD	-	-	0.9	0.2	-	3.5	μs
ストップコンディションセットアップ時間	tSU:STO	0.6	-	-	4.7	-	-	μs
転送開始前バス開放時間	tBUF	1.3	-	-	4.7	-	-	μs
内部書き込みサイクル時間	tWR	-	-	10	-	-	5	ms
ノイズ除去有効期間 (SCL・SDA 端子)	tI	-	-	0.1	-	-	0.1	μs

トランスミットオンリーモード時 AC 特性

出力データ遅延時間 (VCLK)	tVPD	-	-	1.0	-	-	2.0	μs
VCLK “H” 時間	tVHIGH	0.6	-	-	4.0	-	-	μs
VCLK “L” 時間	tVLOW	1.3	-	-	4.7	-	-	μs
VCLK セットアップ時間	tVSU	0	-	-	0	-	-	μs
VCLK ホールド時間	tVHD	0.6	-	-	4.0	-	-	μs
モード遷移時間	tVHZ	-	-	0.5	-	-	1.0	μs
トランスミットオンリーパワーアップ時間	tVPU	0	-	-	0	-	-	μs
ノイズ除去有効時間 (VCLK 端子)	tVI	-	-	0.1	-	-	0.1	μs

●同期データ入出力タイミング

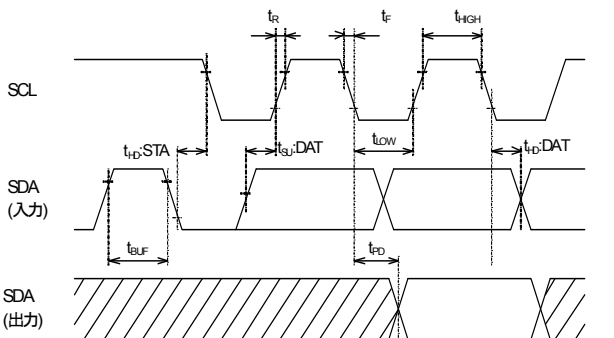


Fig.3 同期データ入出力タイミング

- ・ SCL の立ち上がりエッジで入力の読み込みを行う。
- ・ SCL の立ち下がりエッジに同期してデータ出力を行う。

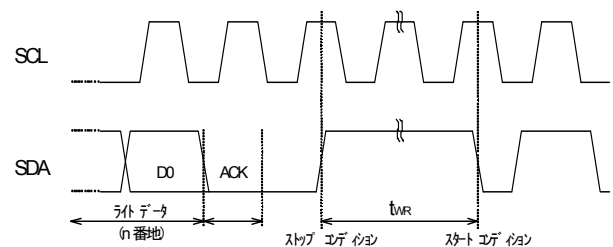


Fig.4 書き込みサイクル タイミング

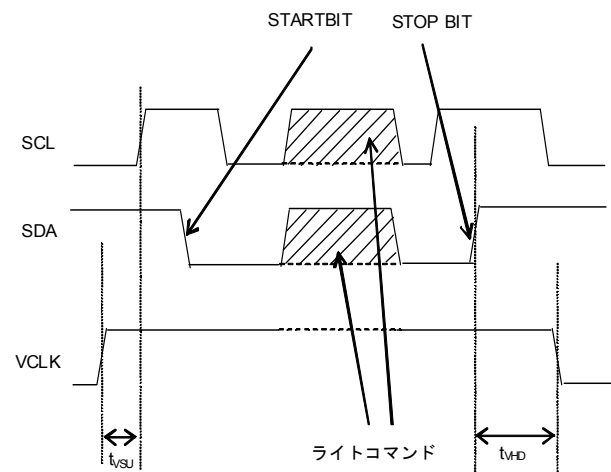


Fig.5 ライトイネーブルタイミング

●トランスミットオンリーモード動作説明

- ・このICは電源投入後は、トランスミットオンリーモードになっています。このモードはVCLKにクロックを入力することでSDAからデータを読み出すことができます。
- ・電源投入時はSCL=Vcc (Hレベル) として下さい。
- ・電源投入後、VCLKに9クロックが入力されるまでは、SDA端子は、Hi-Z状態で、10クロック目からクロックの立ち上がり同期してデータを出力します。電源投入時、トランスミットオンリーモード用の出力データは
 00hアドレスのデータ→01hアドレスのデータ→02hアドレスのデータ→ …
 とVCLKに同期して順次インクリメントされ、1kbit全て読み出し可能です。ラストアドレス 7Fhの次は、00hアドレスのデータへと移ります。(Fig.6 トランスミットオンリーモードを参照下さい。)
- ・データリード時、あるアドレスのデータとその次のアドレスのデータとの間にNULL BIT (“1” データ) が出力されません。(Fig.7 データ出力間のNULL BITを参照下さい。)
- ・トランスミットオンリーモードの読み出しは、電源が安定してから行ってください。

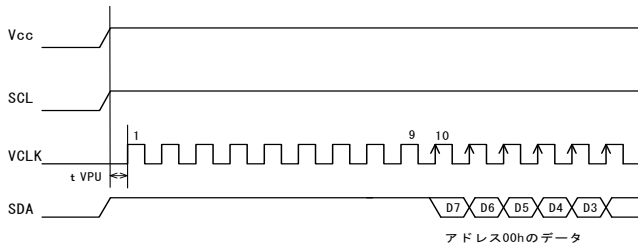


Fig.6 トランスミットオンリーモード

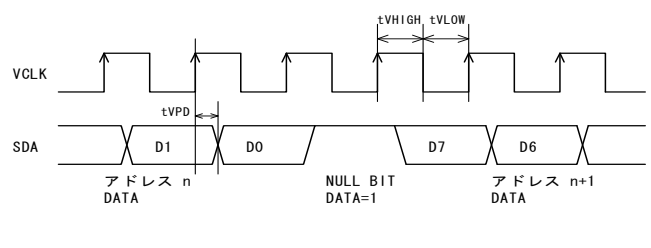


Fig.7 データ出力間の NULL BIT

●バイディレクショナルモード動作説明

○バイディレクショナルモードとリカバリー機能

- ・トランスミットオンリーモード中に SCL を HIGH から LOW にすると、SDA は HI-Z となりバイディレクショナルモードになります。
 - ・SCL の HIGH から LOW の入力後、VCLK にクロック入力があればそれをカウントします。バイディレクショナルモードのコマンドが入力される前に、VCLK のクロック入力のカウント数が 128 になると、トランスミットオンリーモードに復帰します(リカバリー機能)。VCLK のカウントは、SCL が HIGH から LOW になるとリセットされます。トランスミットオンリーモード復帰後は、VCLK のカウント開始から 129 クロックの立ち上がりより、データ出力を開始します。この時のデータのアドレスは 00h から出力されます。(Fig.8 リカバリー機能を参照下さい)
 - ・トランスミットオンリーモードからバイディレクショナルモードになり、バイディレクショナルモードのコマンドが入力され、この IC より ACK が出力されると、トランスミットオンリーモードに復帰することは不可能になります。(トランスミットオンリーモードに戻るには電源を一度切る必要があります。)
- 入力されたコマンドのデバイスコードが、1010 でなければ ACK は出力されず、その後の VCLK のクロック入力を 128 カウントすれば、リカバリー機能によりトランスミットオンリーモードに復帰可能です。スレーブアドレスの入力中にストップコンディションが入力された時も同様に、リカバリー機能によりトランスミットオンリーモードに復帰可能です。(Fig.9 モードチェンジを参照下さい)
- ・トランスミットオンリーモードからバイディレクショナルモードに切り換える際は、tVHZ の時間を確保した後、通信を行ってください。

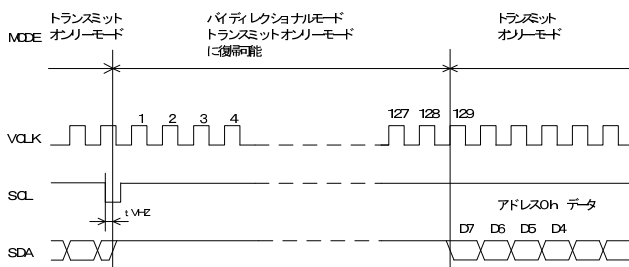


Fig.8 リカバリー機能

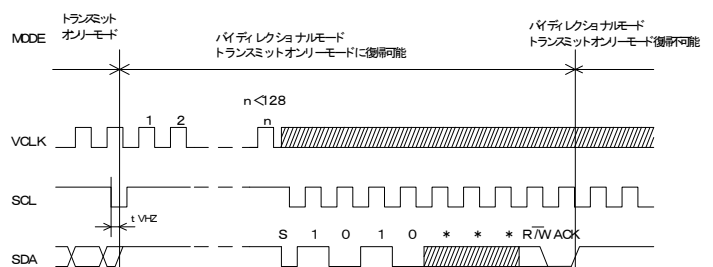


Fig.9 モードチェンジ

○バイディレクショナルモード

スタートコンディション (スタートビットの認識)

- ・各々の命令を実行する前に、SCLが“HIGH”となっている時に、SDAが“HIGH”から“LOW”へ立ち下がる様なスタートコンディション(スタートビット)となっている事が必要です。
- ・このICは、常にSDA及びSCLラインがスタートコンディション(スタートビット)となっているかどうか検出していますので、この条件を満たさない限り、どの様な命令も実行致しません。

(Fig.3 同期データ入出カタイミングを参照下さい。)

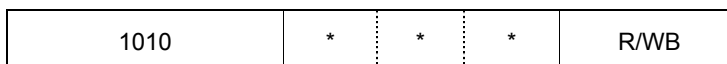
ストップコンディション (ストップビットの認識)

- ・各々の命令を終了するには、ストップコンディション(ストップビット)、即ちSCLが“HIGH”となっている時に、SDAが“LOW”から“HIGH”に立ち上がる事によって、各々の命令を終了する事ができます。(Fig.3 同期データ入出カタイミングを参照下さい。)

デバイスのアドレッシング (スレーブアドレスの認識)

- ・マスターからスタートコンディションに続けてスレーブアドレスを出力して下さい。
- ・スレーブアドレスの上位4ビットはデバイスタイプを認識するために使用され、このICは“1010”となっております。
- ・その次のスレーブアドレスの3ビットはDon't careです。
- ・スレーブアドレスの最下位ビット(R/WB … READ/WRITEB)は、書き込み又は読み出しの動作指定に使用され、下記の様になります。

- R/WB を 0 に設定 書き込み (ランダムリードのワードアドレス設定も、0 を設定)
- R/WB を 1 に設定 読み出し



* : Don't care

○ライトプロテクト機能

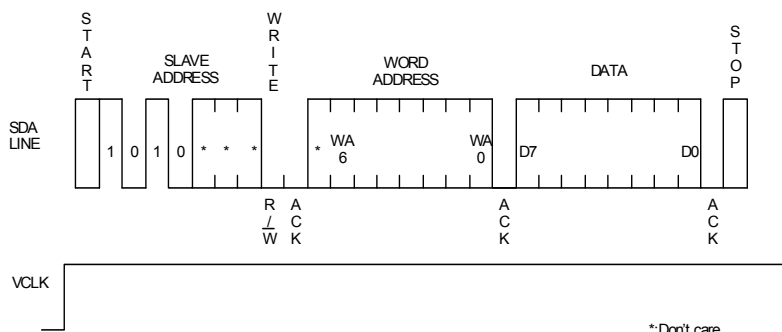
- ・ライトイネーブル (VCLK)

バイディレクショナルモード時、VCLKはライトイネーブル端子となります。ライトを実行するにはVCLKをHIGHとすることが必要となります。(Fig.5 ライトイネーブルタイミングを参照下さい)

ライトコマンド入力中にVCLKがLOWとなりますと、ライトコマンドはキャンセルされます。tWR中はVCLKをLOWとしましても、ライトコマンドはキャンセルされません。ランダムリード時のワードアドレス設定はVCLKがLOWとなっても、コマンドは認識されます。

●バイディレクショナルモードコマンド

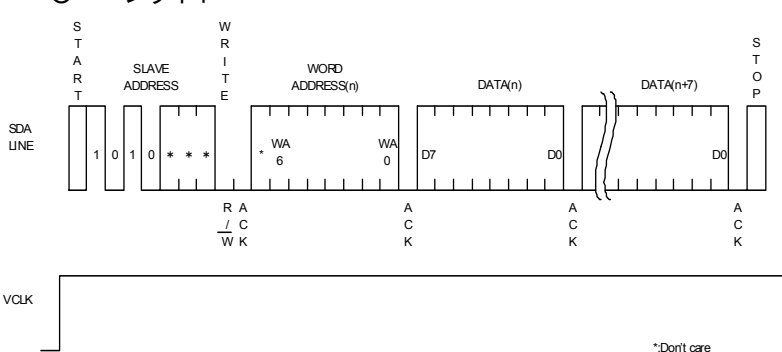
○バイトライト



ワードアドレス (n番地) で指定されたアドレスにデータを書き込みます。8ビットのデータ入力後、ストップビットを発行することによって、メモリセル内部への書き込みが開始します。

Fig.10 バイトライト サイクル

○ページライト



バイトライトの時にストップビットを入力せずに、次のデータを入力することで、ページライトになります。ワードアドレスを任意に指定し、データを入力し続けると、ワードアドレスの下位3ビット (WA~WA0) が内部でインクリメントされ、最大8バイトのデータを1回のtWRで書き込むことが可能です。ページライト時のワードアドレスのインクリメントは、下位3ビット (WA2~WA0) が7hの次は0hになります。ワードアドレスの上位4ビット (WA6~WA3) はインクリメントされません。

Fig.11 ページライト サイクル

○カレントリード

この IC は内部回路のアドレスカウンタでワードアドレスを記憶しています。このアドレスカウンタはバイディレクショナルモード時は Vcc の OFF でしかリセットされないので、前のコマンドでアクセスしたアドレスを記憶しています。この命令は、直前のコマンドがリードの時、最後にアクセスしたワードアドレス (n 番地) の次のワードアドレス (n+1 番地) のデータを読み出します。直前のコマンドがライトの時、最後にアクセスしたワードアドレスのデータを読み出します。D0 後の ACK 信号 "LOW" が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[1kbit (128 ワード) 全て 読み出し 可能] (Fig.14 シーケンシャルリード サイクル を参照して下さい。)

この命令の終了は、D0 の ACK 信号に "H" を入力し、SCL 信号 "H" で SDA 信号を立ち上げること (ストップコンディション) によって終了されます。

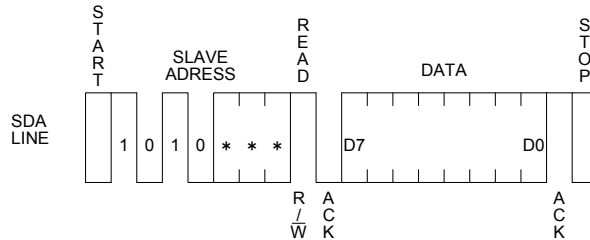


Fig.12 カレントリード サイクル

○ランダムリード

この命令は、指定したワードアドレスのデータを読み出すことができます。

D0 後の ACK 信号 "LOW" が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。(Fig.14 シーケンシャルリード 参照)

この命令の終了は、D0 後の ACK 信号に "H" を入力し SCL 信号 "H" で SDA 信号を立ち上げること (ストップコンディション) によって終了されます。

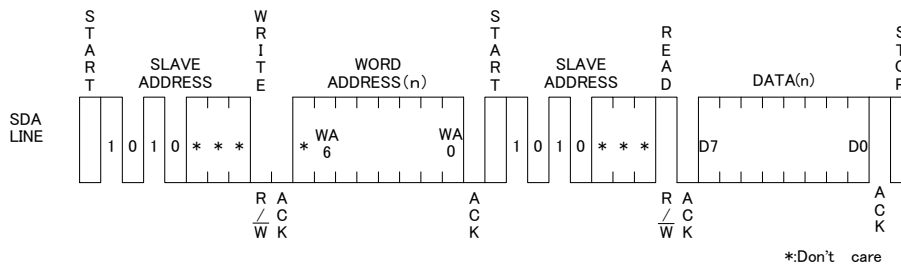


Fig.13 ランダムリードサイクル

○シーケンシャルリード

カレントリード時、D0 後の ACK 信号 "LOW" が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。

[1kbit (128 ワード) 全て 読み出し 可能]

この命令の終了は、任意の D0 後の ACK 信号に "H" を入力し、SCL 信号 "H" で SDA 信号を立ち上げること (ストップコンディション) によって終了されます。

ランダムリードの場合も、シーケンシャルリードは可能です。

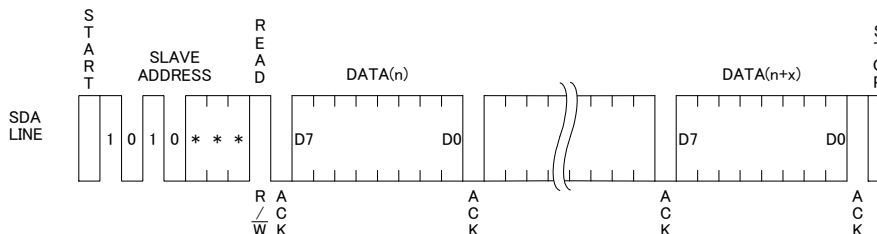


Fig.14 シーケンシャルリード サイクル
 (例: カレントリードの場合)

BU9882-W, BU9882F-W, BU9882FV-W

●概要

DDC2™ 対応のデュアルポート EEPROM です。一つの EEPROM でデジタル端子とアナログ端子の両端子に対応。
2チャンネルの EDID 同等読み出しが可能です。

●特長

- 1) CDD2™ に対応しています。
- 2) デュアルポートでの2ポート読み出し機能
- 3) 2.5V~5.5V 単一動作でバッテリーユースにも最適
- 4) 工場出荷時の初期値書き込みに有利なページライトモード(最大 8byte)
- 5) 低消費電流である。
動作時(5V 時) : 1.5mA(Typ)
待機時(5V 時) : 0.1μA(Typ)
- 6) 誤書き込み防止機能
WPB 端子による誤書き込み防止
低電圧時の誤書き込み禁止
- 7) DIP14/SOP14/SSOP-B14
- 8) 出荷時データ=FFh
- 9) 10年間のデータ保持が可能
- 10) 100,000回のデータ書き換えが可能

●絶対最大定格

項目	記号	定格	単位
印加電圧	V _{CC}	-0.3~6.5	V
許容損失	Pd	950 (DIP14) ※1	mW
		450 (SOP14) ※2	
		350 (SSOP-B14) ※3	
保存温度範囲	T _{stg}	-65~125	°C
動作温度範囲	T _{opr}	-40~85	°C
各端子電圧	-	-0.3~V _{CC} +1.0 ※4	V

※ Ta=25°C以上で使用する場合は1°Cにつき、9.5mW(※1)、4.5mW(※2)、3.5mW(※3)を減じる。

※ (※4)最大 6.8V

●推奨動作条件

項目	記号	定格	単位
電源電圧	V _{CC}	2.5~5.5	V
入力電圧	V _{IN}	0~V _{CC} +1.0	V

●メモリセル特性

項目	規格値			単位
	最小	標準	最大	
データ書き換え回数	100,000	-	-	回
データ保持年数	10	-	-	年

●電気的特性(特に指定のない限り、Ta=-40~85°C, Vcc=2.5~5.5V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
H入力電圧 1	VIH1	2.0	-	-	V	
L入力電圧 1	VIL1	-	-	0.8	V	Vcc ≥ 4.0V
L入力電圧 2	VIL2	-	-	0.2Vcc	V	Vcc < 4.0V
L出力電圧	VOL1	-	-	0.4	V	SDA_PC0/1, IOL=3.0mA ※1
入力リーク電流 1	ILI1	-1	-	1	μA	SCL_PC0/1, DDCENA, BANKSEL, VIN=0V~Vcc+1.0
入力リーク電流 2	ILI2	-1	-	50	μA	WPB
出力リーク電流	ILO	-1	-	1	μA	SDA_PC0/1, SCL/SDA_MON(DDCENA=GND), VOUT=0V~Vcc+1.0
動作時消費電流	ICC	-	1.5	3.0	mA	fSCL=400kHz, Vcc=5.5V tWR=10ms
スタンバイ電流	ISB	-	0.1	5	μA	SCL/SDA_PC0/1=Vcc SCL/SDA_MON=H-Z DDCENA=WPB=BANKSEL=GND DUALPCB=Vcc

耐放射線設計はしていません。

1 モニタ時 (DDCENA=HIGH) IOLは、SDA_MON Pull up 抵抗、SDA_Pc0/Pc1 側 Pull up 抵抗から流れ込む電流の合計となります。

●ブロック図

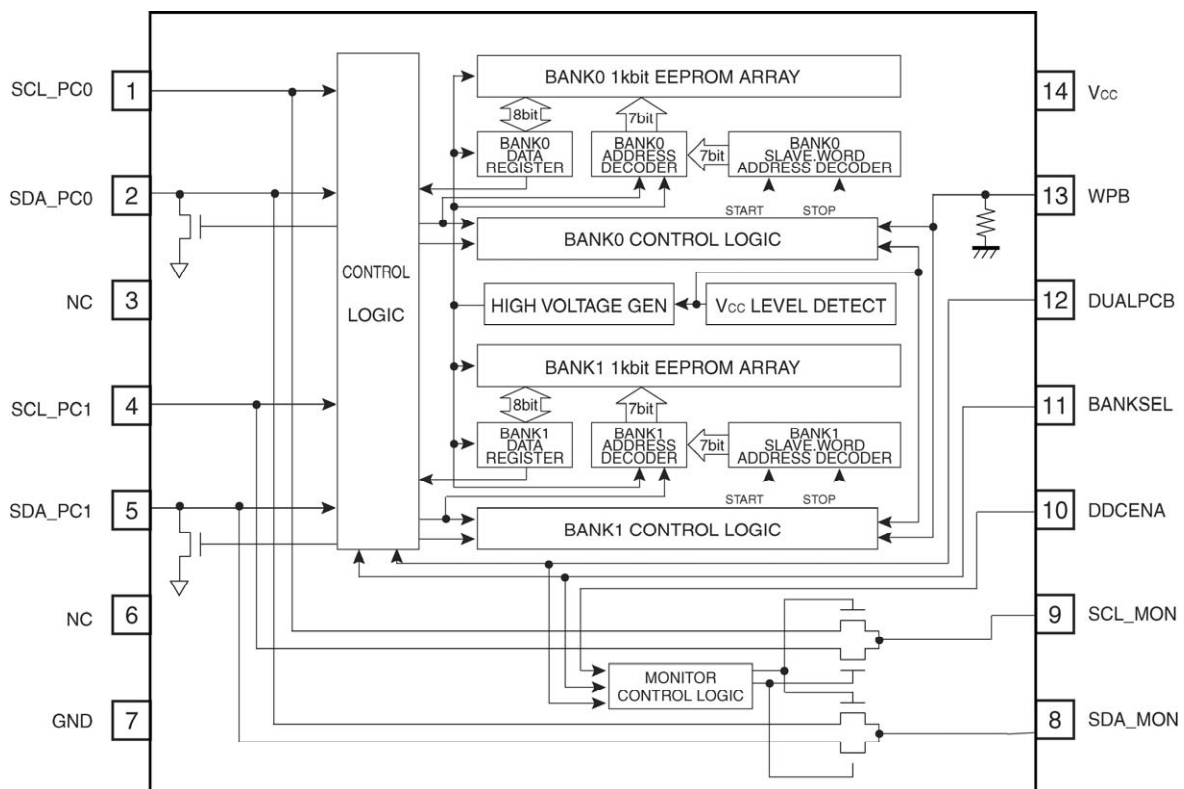


Fig.15 ブロック図

●端子配置と説明

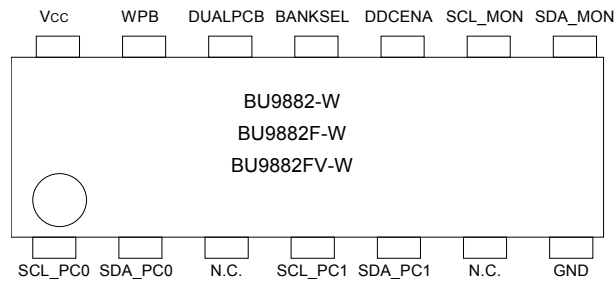


Fig.16 端子配置図

●端子機能

端子名	入出力	機能
Vcc	-	電源を接続して下さい。
GND	-	全入出力端子の基準電圧、0V
N.C.	-	無接続
SCL_PC0	入力	シリアルクロック入力端子 DUAL ポート時、BANK0 に接続 SINGLE ポート時、選択 BANK に接続
SDA_PC0	入力/出力	スレーブ・ワードアドレス・シリアルデータ入出力端子 DUAL ポート時、BANK0 に接続 SINGLE ポート時、選択 BANK に接続
SCL_PC1	入力	シリアルクロック入力端子 DUAL ポート時、BANK1 に接続 SINGLE ポート時未使用、全入力を無視
SDA_PC1	入力/出力	スレーブ・ワードアドレス・シリアルデータ入出力端子 DUAL ポート時、BANK1 に接続 SINGLE ポート時未使用、全入力を無視
SCL_MON	出力	シリアルクロック出力端子 DDCENA 入力=H のとき SCL_PC0/1 に接続 DDCENA 入力=L のとき High-Z
SDA_MON	出力	スレーブ・ワードアドレス・シリアルデータ出力端子 DDCENA 入力=H のとき SDA_PC0/1 に接続 DDCENA 入力=L のとき High-Z
DDCENA	入力	SCL_MON、SDA_MON のコントロール端子
BANKSEL	入力	DUAL ポート時：SCL/SDA_MON の接続ポートの選択端子 SINGLE ポート時：(内部 EEPROM)BANK 切り替え端子
DUALPCB	入力	DUAL/SINGLE ポート切り替え端子
WPB	入力	書き込み禁止端子(内部プルダウン付き)

SDA_PC0/1 端子 SCL/SDA_MON は、Nch オープンドレインの出力ですので外部にプルアップ抵抗を付加して使用してください。

●動作 AC 特性 (特に指定のない限り Ta=-40~85°C、Vcc=2.5~5.5V)

項目	記号	Fast-mode Vcc=2.5~5.5V			Standard-mode Vcc=2.5~5.5V			単位
		最小	標準	最大	最小	標準	最大	
SCL 周波数	fSCL	-	-	400	-	-	100	kHz
データクロック "H" 時間	tHIGH	0.6	-	-	4.0	-	-	μs
データクロック "L" 時間	tLOW	1.3	-	-	4.7	-	-	μs
SDA・SCL の立ち上がり時間	tR	-	-	0.3	-	-	1.0	μs
SDA・SCL の立ち下がり時間	tF	-	-	0.3	-	-	0.3	μs
スタートコンディションホールド時間	tHD:STA	0.6	-	-	4.0	-	-	μs
スタートコンディションセットアップ時間	tSU:STA	0.6	-	-	4.7	-	-	μs
入力データホールド時間	tHD:DAT	0	-	-	0	-	-	ns
入力データセットアップ時間	tSU:DAT	100	-	-	250	-	-	ns
出力データ遅延時間 (SCL)	tPD	-	-	0.9	-	-	3.5	μs
ストップコンディションセットアップ時間	tSU:STO	0.6	-	-	4.0	-	-	μs
転送開始前バス開放時間	tBUF	1.3	-	-	4.7	-	-	μs
内部書き込みサイクル時間	tWR	-	-	10	-	-	10	ms
ノイズ除去 有効期間 (SCL・SDA)	tl	-	-	0.1	-	-	0.1	μs

●同期データ入出力タイミング

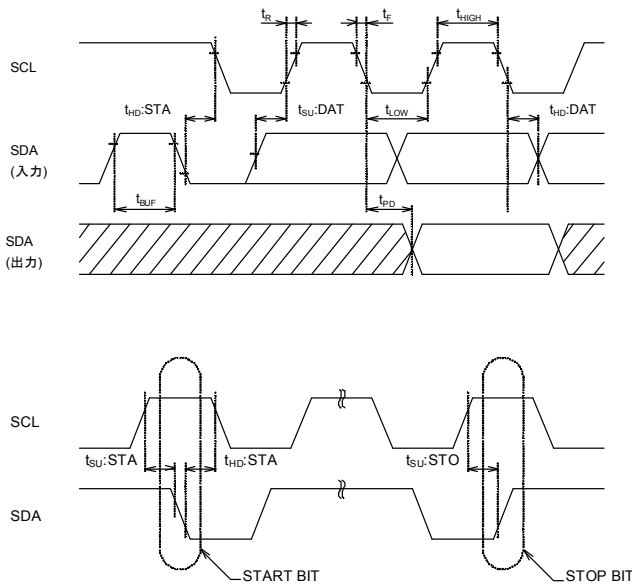


Fig.17 同期データ入出力タイミング

- ・ SCL の立ち上がりエッジで入力の読み込みを行なう。
- ・ SCL の立ち下がりエッジに同期してデータ出力を行なう。

●動作説明

ODDCENA 端子動作

VCC 印加時 DDCENA 端子を H としますと、SCL_PC0/1、SDA_PC0/1 がそれぞれ SCL_MON、SDA_MON 端子に内部で接続されます。よって PC-EEPROM 間の通信の監視、MONITOR-PC の通信が行えます。PC0/PC1 の選択は DUALPCB 入力、BANKSEL 入力の状態によります。DDCENA 端子が L であれば SCL/SDA_MON 端子は High-Z となります。

DUALPCB 入力	BANKSEL 入力	SCL_MON, SDA_MON 接続ポート
L (DUAL ポート)	L	PC0 ポート
	H	PC1 ポート
H (SINGLE ポート)	L	PC0 ポート
	H	

●書き込みサイクルタイミング

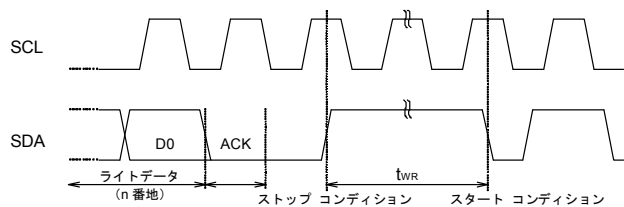


Fig.18 書き込みサイクル タイミング

○BANKSEL 端子動作

BANKSEL 端子は DUAL ポートのときは SCL/SDA_MON 端子の接続ポート選択用入力となり、SINGLE ポートのときは内部メモリの BANK 選択端子になります。SINGLE ポート時の EEPROM へのアクセスは PC0 ポートのみとなります。

DUALPCB 入力	BANKSEL 入力	内部メモリ選択 BANK
L (DUAL ポート)	L	PC0 ポート : BANK0
	H	PC1 ポート : BANK1
H (SINGLE ポート)	L	BANK0
	H	BANK1

○WPB 端子動作

WPB=L の状態で内部メモリへの全てのデータ書き込みを禁止します。プルダウン抵抗を内蔵しておりますので、オープン状態で書き込み禁止になります。データ書き込みの際は必ず WPB=H として下さい。

PC からの誤った書き込み命令入力、PC-モニタ間の通信時の誤入力による誤書き込みの防止にご活用下さい。

○データ読み出し

EEPROM のデータ読み出しは、SCL_PC0/1、SDA_PC0/1 ポートより行います。PC0/1 ポート両方からの同時アクセスにも対応します。選択 BANK、ポートは CICTRL 端子、BANKSEL 端子動作の項を参照下さい。

○データ書き込み

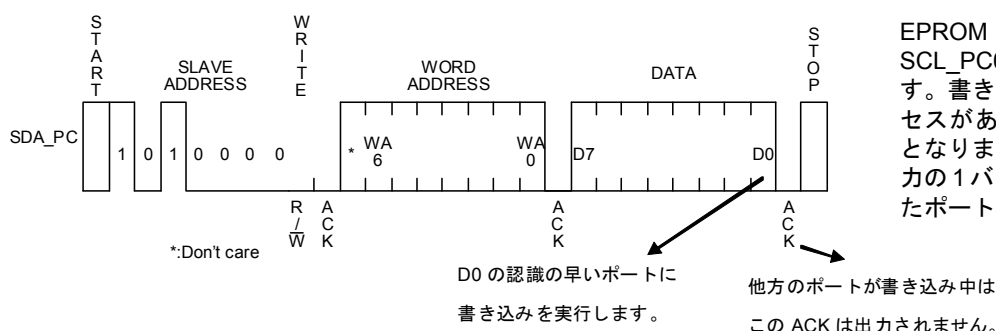


Fig.19 書き込みタイミングについて

○スタートコンディション (スタートビットの認識)

各々の命令を実行する前に、SCL が "HIGH" となっている時に、SDA が "HIGH" から "LOW" へ立ち下がるスタートコンディション (スタートビット) となっている事が必要です。

この IC は、常に SDA 及び SCL ラインがスタートコンディション (スタートビット) となっているかどうか検出していますので、この条件を満たさない限り、どの様な命令も実行致しません。(同期データ入出力タイミングを参照下さい。)

○ストップコンディション (ストップビットの認識)

各々の命令を終了するには、ストップコンディション (ストップビット)、即ち SCL が "HIGH" となっている時に、SDA が "LOW" から "HIGH" に立ち上がる事によって、各々の命令を終了する事ができます。(同期データ入出力タイミングを参照下さい。)

○書き込み命令の注意事項

WRITE モードでは、ストップビットを実行されない場合、転送したデータはメモリーへ書き込まれません。

○デバイスのアドレッシング

マスターからスタートコンディションに続けてスレーブアドレスを出力して下さい。

スレーブアドレスの上位4ビットは、デバイスタイプを認識するために使用されます。

この IC のデバイスコードは固定されており、"1010" となっております。

その次のスレーブアドレスの3ビットは "000" です。

スレーブアドレスの最下位ビット (R/WB ... READ/WRITEB) は、書き込み又は読み出しの動作指定に使用され、下記の様になります。

- R/WB を 0 に設定 書き込み (ランダムリードのワードアドレス設定も、0 を設定)
- R/WB を 1 に設定 読み出し

1010	0	0	0	R/WB
------	---	---	---	------

● コマンド
 ○ バイトライト

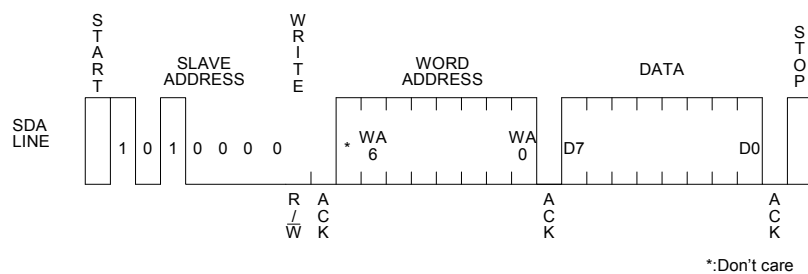


Fig.20 バイトライトサイクル

ワードアドレス (n 番地) で指定されたアドレスにデータを書き込みます。
 8 ビットのデータ入力後、ストップビットを発行することによって、メモリセル内部への書き込みが開始します。

○ ページライト

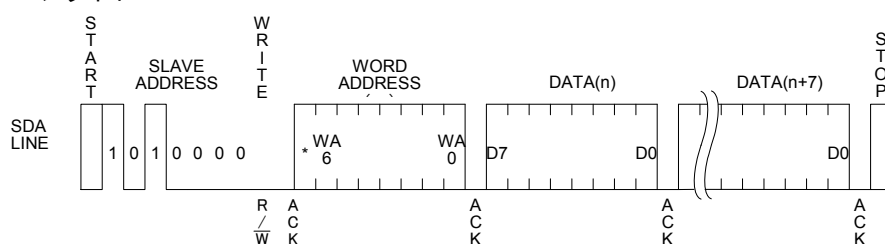


Fig.21 ページライトサイクル

バイトライトの時にストップビットを入力せずに、次のデータを入力することで、ページライトになります。ワードアドレスを任意に指定し、データを入力し続けると、ワードアドレスの下位 3 ビット (WA2~WA0) が内部でインクリメントされ、最大 8 バイトのデータを 1 回の tWR で書き込むことが可能です。ページライト時のワードアドレスのインクリメントは、下位 3 ビット (WA2~WA0) が 7h の次は 0h になります。ワードアドレスの上位 4 ビット (WA6~WA3) はインクリメントされません。8 バイト以上のデータを送りますと、同一アドレスに 2 つのデータを送ることになりますが、後に入力したデータが有効になります。

○ カレントリード

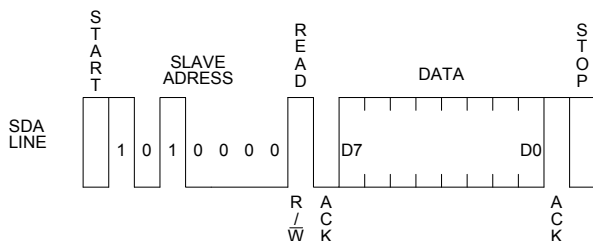


Fig.22 カレントリードサイクル

この IC は内部回路のアドレスカウンタでワードアドレスを記憶しています。直前のコマンドがリードの時、最後にアクセスしたワードアドレス (n 番地) の次のワードアドレス (n+1 番地) のデータを読み出します。直前のコマンドがライトの時、最後にアクセスしたワードアドレスのデータを読み出します。D0 後の ACK 信号 "LOW" が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。

○ランダムリード

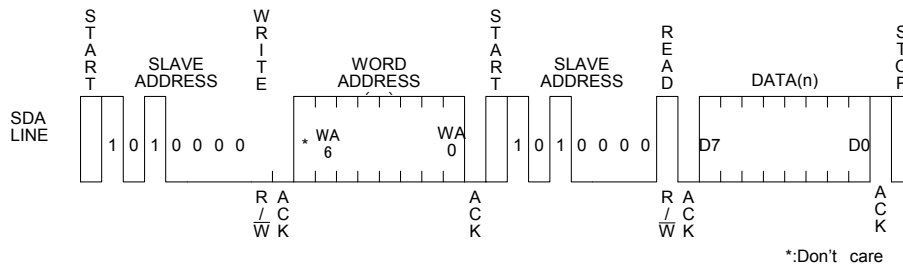


Fig.23 ランダムリードサイクル

この命令は、指定したワードアドレスのデータを読み出すことができます。
 D0後のACK信号"LOW"が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。

○シーケンシャルリード

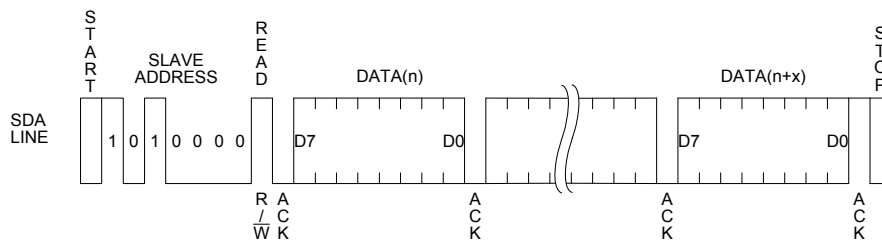


Fig.24 シーケンシャルリードサイクル
 (例:カレントリードの場合)

カレントリード時、D0後のACK信号"LOW"が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。
 この命令の終了は、任意のD0後のACK信号に"H"を入力しSCL信号"H"でSDA信号を立ち上げることによって終了されます。

●周辺回路例

○DUALポート時

DUALポートとは、1つのモニタに2つのPCが接続された場合に対応します。PC0はBANK0、PC1はBANK1に接続されます。各バンクは1kbitのEEPROMとして動作しています。

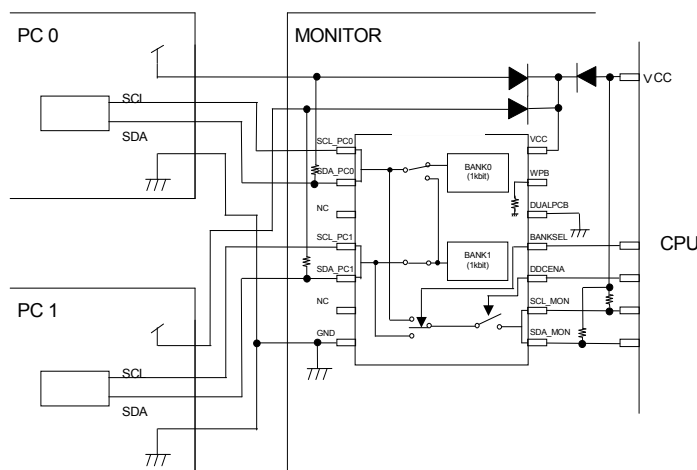


Fig.25 DUALポート時周辺回路例

ODUAL ポート動作させるには

以下の手順で DUAL ポート動作を開始してください。

- ① 両ポートともコマンド動作していない状態で、DUALPCB を LOW として下さい。
- ② PC0 または PC1 から、コマンドの入力を行ってください。

○同時アクセスについて

<READ 動作>

EEPROM のデータ読み出しは、SCL、SDA_PC0/1 ポート両方からの同時アクセスに対応します。

<WRITE 動作>

書き込みは PC0/1 両方からの同時アクセスがあった場合どちらか一方のみの動作となります。

ポートの選択は書き込み命令入力の 1 バイト目のデータ D0 が先に認識されたポートのみにいきます。

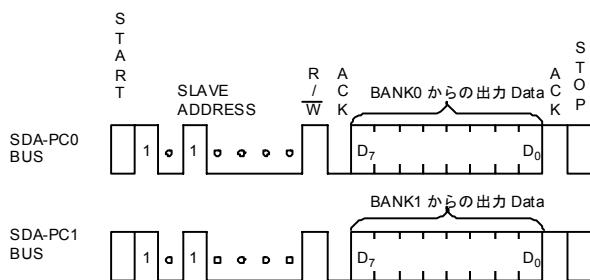


Fig.26 DUAL ポート時同時読み出し

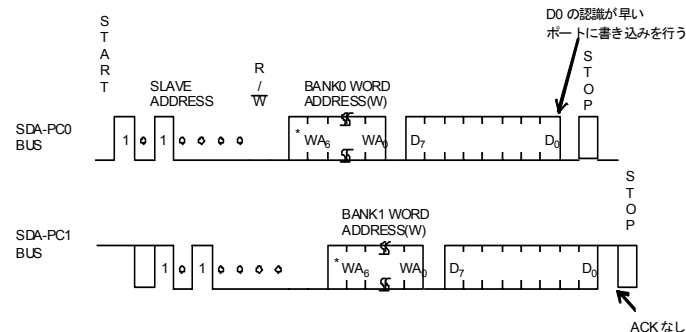


Fig.27 DUAL ポート時同時書き込み

○モニタ出力について

BU9882/F/FV-W にはモニタ出力端子(SCL_MON、SDA_MON)があります。これにより、PC とモニタ CPU 間の通信が可能です。DUAL ポート時のモニタ出力は、BANKSEL により、下表のように切り替えることができます。

BANKSEL 入力	SCL_MON, SDA_MON 接続ポート
L	PC0 ポート
H	PC1 ポート

○SINGLE ポート時

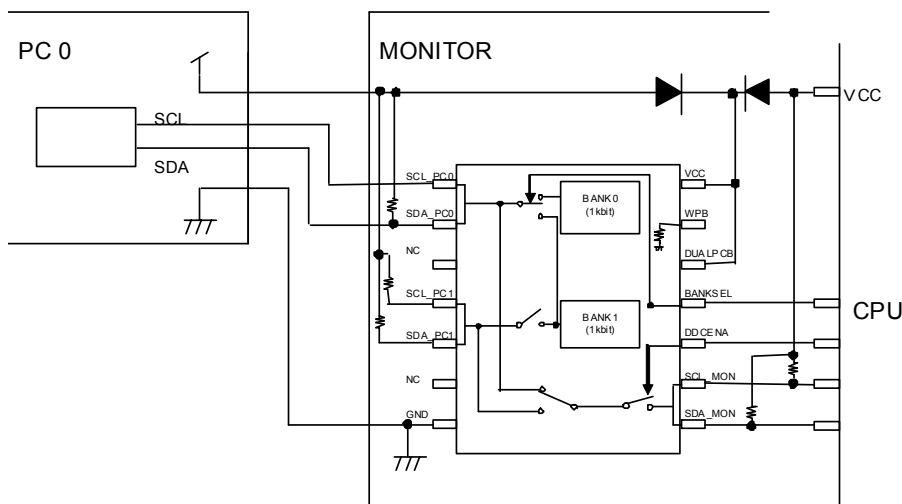


Fig.28 SINGLE ポート時周辺回路例

SINGLE ポートとは、1つのモニタに1つのPCが接続された場合に対応します。この場合 PC0 からのみアクセス可能となります。BANK の選択は BANKSEL によって行います。この BANKSEL の切り替えにより、PC0 から BANK0、BANK1 の計 2kbit の EEPROM にアクセスできます。

○SINGLE ポート動作させるには

以下の手順で SINGLE ポート動作を開始してください。

- ① 両ポートともコマンド動作していない状態で、DUALPCB を high として下さい。
- ② BANKSEL により、BANK の選択をして下さい。
- ③ PC0 から、コマンドの入力を行ってください。

共通アプリケーションノート

●ソフトウェアリセットについて

ソフトウェアリセットは、電源の立ち上がり後の誤動作を回避するために使用する場合か、コマンド入力中にリセットをかける必要のある場合などに実行してください。3種類の例を下図に示します。

(Fig.29-(a), Fig.29-(b), Fig.29-(c) 参照)

ダミーロック入力区間では SDA バスを解放(プルアップによる "H")としてください。ダミーロック区間では EEPROM より ACK 出力やリードデータ "0" (ともに "L" レベル)が出力されることが考えられますので強制的に "H" を入力されますと、出力がコンフリクトし過電流が流れ、システム電源の瞬停や場合によってはデバイスへの影響が考えられます。

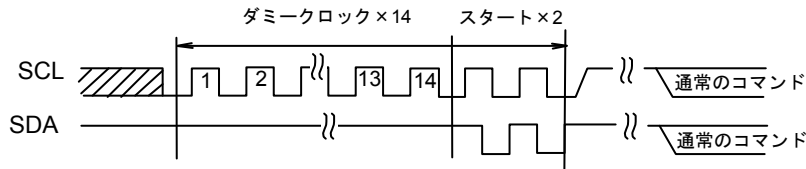


Fig.29-(a) 14 ダミーロック+START+START+コマンド入力の場合

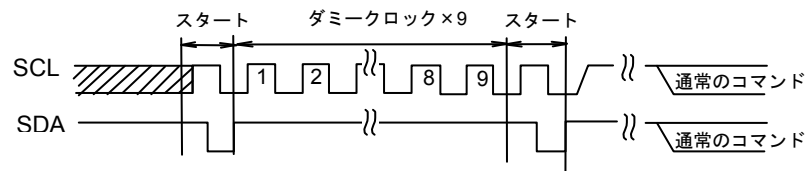


Fig.29-(b) START+9 ダミーロック+START+コマンド入力の場合

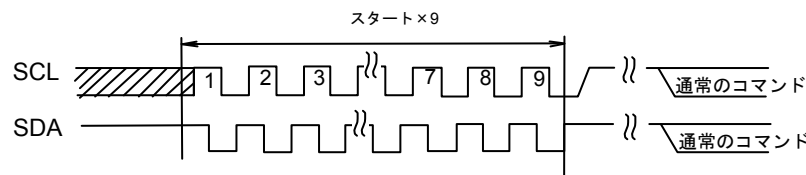


Fig.29-(c) START×9+コマンド入力の場合

●アクノリッジポーリングについて

内部書き込み実行中は、すべての入力コマンドを無視するために ACK を返しません。ライトコマンド入力後の内部自動書き込み実行中に次のコマンド(スレーブアドレス)を送り、最初の ACK 信号が"L"を返してきたら書き込み動作の終了を、"H"であれば書き込み中を意味します。アクノリッジポーリングを用いることで tWR=5ms を待たずに、次のコマンドを実行することができます。

連続して書き込みを行う場合は、R/W=0、書き込み後カレントリードを行う場合は、R/W=1 としたスレーブアドレスを送り、ACK 信号が"L"を返してきたら、それぞれワードアドレス入力やデータ出力などを続けて実行してください。

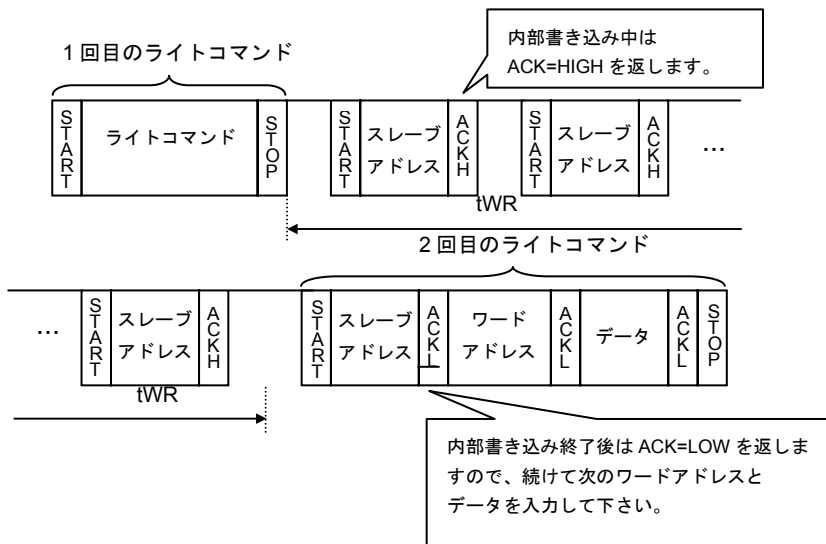


Fig.30 アクノリッジポーリングで連続して書き込みを行う場合

●スタートコンディション、ストップコンディションによるコマンドキャンセルについて

コマンド入力途中で、スタートコンディション、ストップコンディションを続けて入力することでコマンドキャンセルすることができます。(Fig.31) ただし、ACK 出力区間やデータ読み出し中は SDA バスが"L"出力となっている場合があり、その場合スタートコンディションやストップコンディションが入力できなくなりますのでリセットはできません。その場合は、ソフトウェアリセットを実行してください。(Fig.29)

また、ランダムリードやシーケンシャルリード、カレントリード中に、スタート、ストップコンディションでコマンドキャンセルをした場合、内部の設定アドレスが確定しませんので、続けてカレントリードを行うことはできません。続けてリードをする場合は、ランダムリードを行ってください。

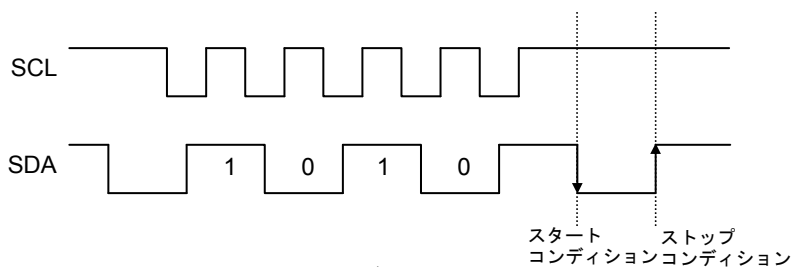


Fig.31 コマンドキャンセル

● I/O 周辺回路について

○ SDA 端子のプルアップ抵抗

SDA は NMOS オープンドレインとなっておりますのでプルアップ抵抗が必要です。この抵抗値(RPU)は、本 IC を制御するマイコンなどの VIL、IL 及び本 IC の VOL-IOL 特性より適切な値を選択してください。RPU が大きいと動作周波数が制限されます。RPU が小さいほど、動作消費電流が増加します。

○ RPU の最大値

RPU の最大値は以下の要因で決定されます。

① RPU と SDA のバスラインの容量(CBUS)で決定される SDA の立ち上がり時間が tR 以下であること。

また SDA の立ち上がり時間が遅くとも AC タイミングを満たしていること。

② SDA バスに "H" を出力している時のバスにつながるデバイスの入力リークの合計(IL)と RPU で決まるバスの電位 (A) がマイコンと EEPROM の入力 "H" レベル(VIH)を推奨ノイズマージン 0.2 Vcc を含めて充分確保できること。

$$V_{CC} - I_L R_{PU} - 0.2 V_{CC} \geq V_{IH}$$

$$\therefore R_{PU} \leq \frac{0.8 V_{CC} - V_{IH}}{I_L}$$

例) Vcc = 3V IL = 10µA VIH = 0.7 Vcc の時
②より

$$R_{PU} \leq \frac{0.8 \times 3 - 0.7 \times 3}{10 \times 10^{-6}}$$

$$\leq 300 \text{ [k}\Omega\text{]}$$

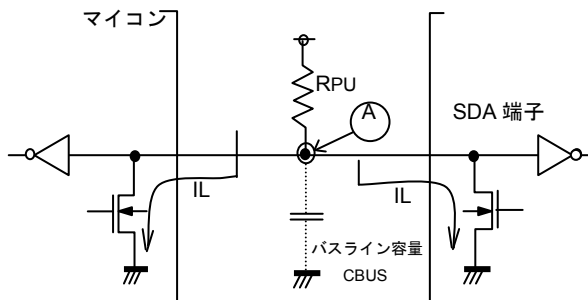


Fig.32 I/O 回路図

○ RPU の最小値

RPU の最小値は以下の要因で決定されます。

① IC が LOW を出力した時に、VOLMAX=0.4V IOLMAX=3mA を満たすこと

$$\frac{V_{CC} - V_{OL}}{R_{PU}} \leq I_{OL}$$

$$\therefore R_{PU} \geq \frac{V_{CC} - V_{OL}}{I_{OL}}$$

② VOLMAX=0.4V がマイコン、EEPROM の入力 "L" レベル(VIL)を推奨ノイズマージン 0.1 Vcc を含めて確保できること

$$V_{OLMAX} \leq V_{IL} - 0.1 V_{CC}$$

例) Vcc = 3V、VOL = 0.4V、IOL = 3mA、マイコン、EEPROM の VIL = 0.3 Vcc の時

$$\text{①より } R_{PU} \geq \frac{3 - 0.4}{3 \times 10^{-3}}$$

$$\geq 867 \text{ [}\Omega\text{]}$$

また VOL = 0.4 [V]

$$V_{IL} = 0.3 \times 3$$

$$= 0.9 \text{ [V]}$$

より、②の条件を満たしている。

○ SCL 端子のプルアップ抵抗

CMOS 出力ポートで SCL 制御を行っている場合は動作上必要ありませんが、SCL が "Hi-Z"となるタイミングがある場合は、プルアップ抵抗を付けてください。

プルアップ抵抗は、マイコンの出力ポートのドライブ能力との兼ね合いで数 kΩ~数十 kΩ を推奨します。

●電源立ち上げ時の注意

電源立ち上がり時は、IC 内部回路及びセットが不安定な低電圧領域を通過して V_{CC} が立ち上がるため IC の内部が完全にリセットされずに誤動作を起こす恐れがあります。これを防ぐために P.O.R.回路と L_{VCC} 回路の機能を付けています。その動作を確実なものにするために、電源立ち上がり時には以下の条件を守ってください。

1. "H" かつ SCL="L" or "H" としてください。
2. P.O.R.回路を動作させるための、 t_R , t_{OFF} , V_{bot} の推奨条件を満たすよう、電源を立ち上げてください。

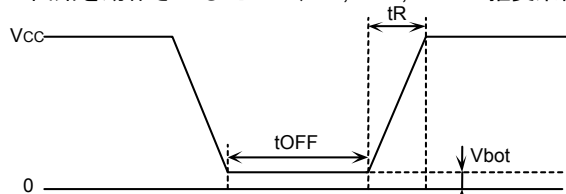


Fig.33 立ち上がり波形図

 t_R , t_{OFF} , V_{bot} の推奨条件

t_R	t_{OFF}	V_{bot}
10ms 以下	10ms 以上	0.3V 以下
100ms 以下	10ms 以上	0.2V 以下

3. SDA, SCL が "Hi-Z" にならないようにしてください。

上記の条件 1、2 が守れない場合は、以下のような対策を行ってください。

ア) 上記条件 1 が守れない時。電源立ち上がり時に SDA が "L" になってしまう時。

→ 以下のように SCL, SDA をコントロールし、SCL, SDA を "H", "H" とする。

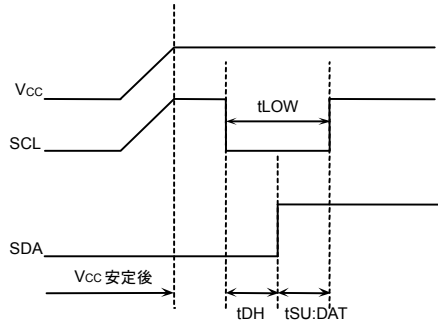


Fig.34 SCL="H" SDA="L"の時

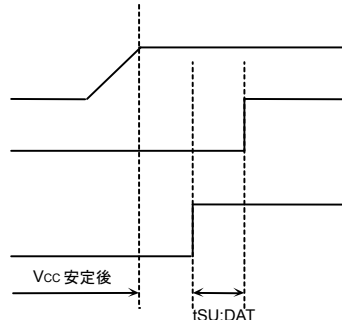


Fig.35 SCL="L" SDA="L"の時

イ) 上記条件 2 が守れない時。

→ 電源安定後、ソフトウェアリセット (Fig.29) を実行してください。

ウ) 上記条件 1、2 ともに守れない時。

→ ア)を行った後、イ)を行ってください。

●低電圧誤動作防止機能

減電時にデータの書き換え動作を禁止し、誤書き込みを防止するのが L_{VCC} 回路です。 L_{VCC} 電圧 (Typ.1.2V) 以下では、データの書き換えは行わないように制限します。

● V_{CC} ノイズ対策

○バイパスコンデンサについて

電源ラインへノイズやサージが入ると誤動作を起こす可能性がありますので、これらを取り除くために IC の V_{CC} と GND 間にバイパスコンデンサ (0.1 μ F) を取り付けることを推奨します。その際、できるだけ IC の近くに取り付けてください。また、基盤の V_{CC} -GND 間にもバイパスコンデンサを取り付けることを推奨します。

●使用上の注意

- (1) 記載の数値及びデータは設計代表値であり、その値を保証するものではありません。
- (2) アプリケーション回路例は推奨すべきものと確信しておりますが、ご使用にあたっては更に特性のご確認を充分にお願いします。外付け部品定数を変更してご使用になる時は、静特性のみならず過渡特性も含め外付け部品及び弊社LSIのばらつきなどを考慮して十分なマージンを見て決定してください。
- (3) 絶対最大定格について
印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、LSIが破壊することがあります。
絶対最大定格を超える電圧及び温度を印加しないでください。絶対最大定格を超えるようなことが考えられる場合には、ヒューズなどの物理的な安全対策を実施して頂き、LSIに絶対最大定格を超える条件が印加されないようご検討ください。
- (4) GND 電位について
GND 端子の電圧はいかなる動作状態においても、最低電圧になるようにしてください。過渡現象も含めて、各端子電圧がGND 端子よりも低い電圧になっていないことを実際にご確認ください。
- (5) 熱設計について
実使用状態での許容損失を考慮して、十分なマージンを持った熱設計を行ってください。
- (6) 端子間ショートと誤実装について
LSIを基板に実装する時には、LSIの方向や位置ずれに十分注意してください。誤って実装し通電した場合、LSIを破壊することがあります。また、LSIの端子間や端子と電源間、端子とGND間に異物が入るなどしてショートした場合についても破壊することがあります。
- (7) 強電磁界内での動作について
強電磁界での使用は、誤動作をする可能性がありますので十分ご評価ください。

●発注形名セレクション

B R

ローム形名

2 4

BUS タイプ
24 : I²C

C

製品タイプ

2 1

容量
21 = 2K

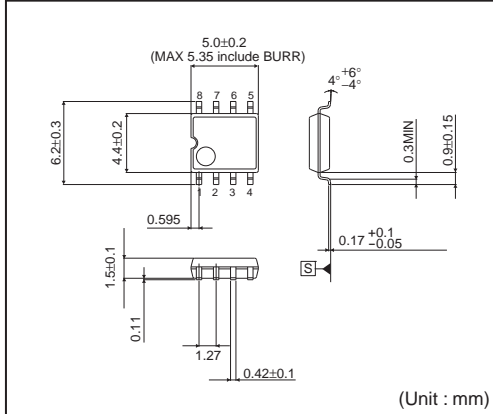
F

パッケージ
F : SOP8
FJ : SOP-J8
FV : SSOP-B8

E 2

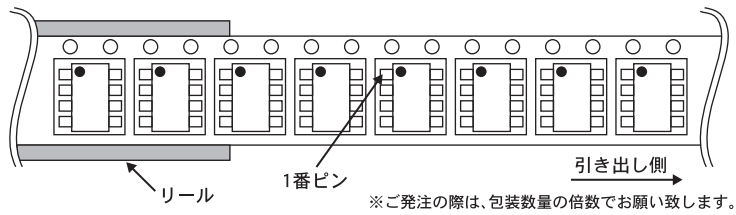
梱包仕様
E2 : リール状エンボステーピング

SOP8

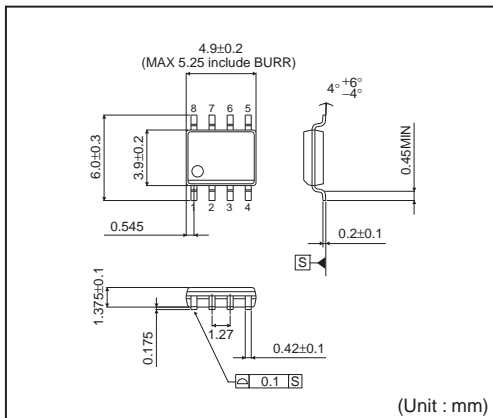


<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向)

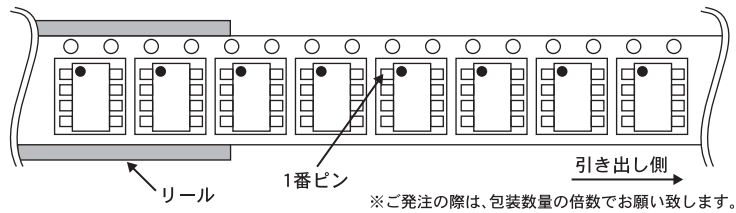


SOP-J8

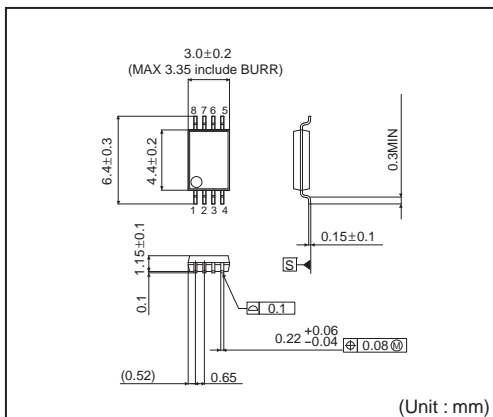


<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向)

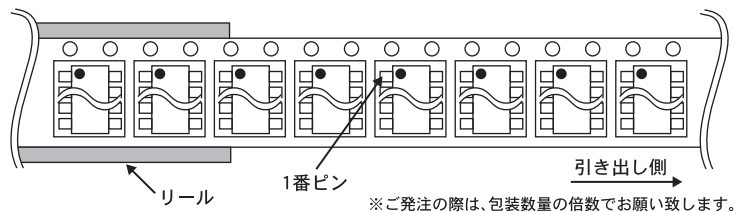


SSOP-B8



<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向)



B U

ローム形名

9 8 8 2

品番

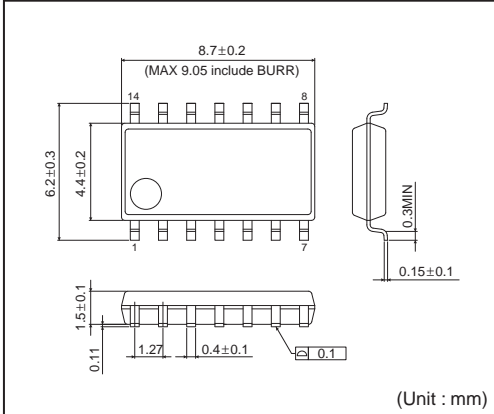
F V

パッケージ
 F : SOP14
 FV : SSOP-B14

- W E 2

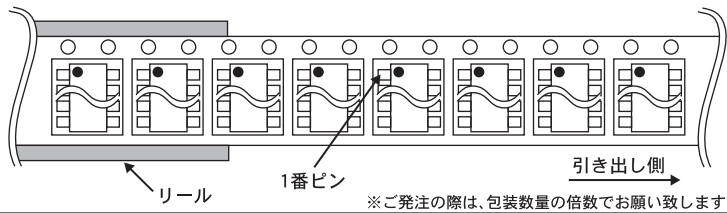
W: ダブルセル
 梱包仕様
 E2: リール状エンボステーピング

SOP14

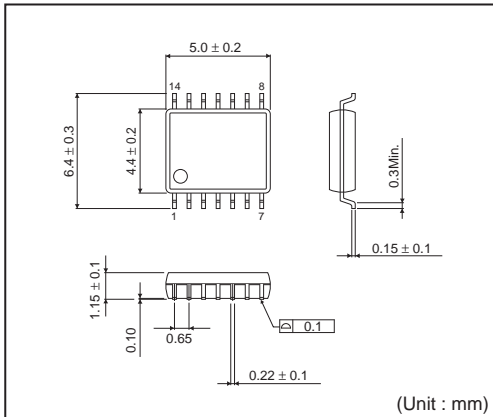


<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向

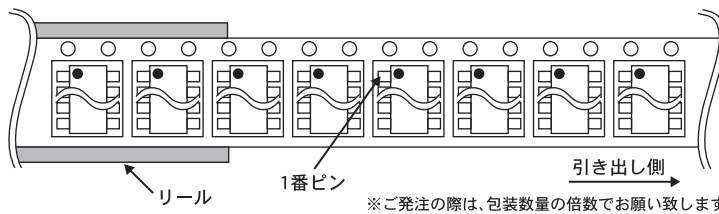


SSOP-B14



<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向



ご 注 意

本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。

本資料の記載内容は改良などのため予告なく変更することがあります。

本資料に記載されている内容は製品のご紹介資料です。ご使用にあたりましては、別途仕様書を必ずご請求のうえ、ご確認ください。

本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。

本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。

本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。

本資料に掲載されております製品は、一般的な電子機器（AV機器、OA機器、通信機器、家電製品、アミューズメント機器など）への使用を意図しています。

本資料に掲載されております製品は、「耐放射線設計」はなされていません。

ロームは常に品質・信頼性の向上に取り組んでおりますが、種々の要因で故障することもあり得ます。

ローム製品が故障した際、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。

極めて高度な信頼性が要求され、その製品の故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのある機器・装置・システム（医療機器、輸送機器、航空宇宙機、原子力制御、燃料制御、各種安全装置など）へのご使用を意図して設計・製造されたものではありません。上記特定用途に使用された場合、いかなる責任もロームは負うものではありません。上記特定用途への使用を検討される際は、事前にローム営業窓口までご相談願います。

本資料に記載されております製品および技術のうち「外国為替及び外国貿易法」に該当する製品または技術を輸出する場合、または国外に提供する場合、同法に基づく許可が必要です。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>